

UNIVERSIDADE DE SÃO PAULO
ESCOLA DE ENGENHARIA DE SÃO CARLOS
DEPARTAMENTO DE ENGENHARIA ELÉTRICA

FERNANDO RAMON AYRES PEREIRA

Sistema para Controle de Ângulo de Disparo de Tiristores em Sistemas
Trifásicos Utilizando Microcontrolador

V3.0

SÃO CARLOS

2007

FERNANDO RAMON AYRES PEREIRA

**SISTEMA PARA CONTROLE DE ÂNGULO DE
DISPARO DE TIRISTORES EM SISTEMAS TRIFÁSICOS
UTILIZANDO MICROCONTROLADOR**

Trabalho de Conclusão de Curso
apresentado à Escola de Engenharia de São
Carlos, da Universidade de São Paulo

Curso de Engenharia Elétrica com ênfase
em eletrônica

ORIENTADOR: Prof. Dr. José Roferto B. de A. Monteiro

SÃO CARLOS

2007

Dedicatória

À minha família e amigos com admiração e gratidão por seu incansável apoio e dedicação que permitiram minha chegada até este ponto.

Agradecimentos

Ao Prof. Dr. José Roberto B. de A. Monteiro, pela atenção e apoio durante o processo de definição e orientação.

Ao Prof. Dr. Livre Docente Diógenes Pereira Gonzaga , que nos anos de convivência muito me ensinou, contribuindo para meu conhecimento científico e intelectual.

À Fundação de Amparo à Pesquisa do Estado de São Paulo pela concessão da bolsa de Iniciação Científica.

RESUMO

Pereira, F. R. A. **Desenvolvimento de sistema para controle de ângulo de disparo de tiristores em sistemas trifásicos utilizando um único processador.** 2007. 88f. Trabalho de Conclusão de Curso – Escola de Engenharia de São Carlos, Universidade de São Paulo, São Carlos, 2007.

O objetivo deste projeto é desenvolver uma plataforma para o controle do ângulo de disparo de tiristores para exercer o acionamento de equipamentos trifásicos, utilizando um único microcontrolador e uma única fase de referência. Prevê-se a configuração da operação do sistema via comunicação serial SPI ou através de sinais digitais externos (sinal de tensão de 0 a 3,3V). O trabalho busca melhorar as possibilidades de acionamento de chaves de potência existentes no mercado fazendo-se uso de um microcontrolador MSP430.

Palavras-chave: TRIAC, SCR, controle, disparo, microcontrolador, acionamento.

ABSTRACT

Pereira, F. R. A. **Desenvolvimento de sistema para controle de ângulo de disparo de tiristores em sistemas trifásicos utilizando um único processador.** 2007. 88f. Trabalho de Conclusão de Curso – Escola de Engenharia de São Carlos, Universidade de São Paulo, São Carlos, 2007.

The objective of this project is to develop a platform to control the trigger angle of thyristors to perform the drive of three phase equipments, using a single microcontroller and a single phase reference. It is expected to perform the configuration of the system's operation mode by serial communication SPI or through external digital signals (signal voltage from 0 to 3.3V). The work seeks to boost the possibilities of trigger systems for power keys in the market making use of a MSP430 microcontroller.

Keywords: TRIAC, SCR, control, trigger, microcontroller, driver.

Lista de Figuras

Figura 1-1 - Sistema trifásico de tensões alternadas senoidais.	1
Figura 1-2 - Diagrama de Blocos completo do Circuito Integrado TCA780 (extraído de [3]). .	3
Figura 1-3 - Diagrama de blocos do circuito integrado TCA780 com referência de alguns dispositivos que devem ser adicionados externamente (extraído de [3]).	8
Figura 1-4 - Diagrama de montagem de um circuito utilizando TCA780 empregado em chaveamentos utilizando chaves eletrônicas (extraído de [3]).	9
Figura 2-1 - Diagrama de blocos do protótipo de auxílio de desenvolvimento e teste.	10
Figura 2-2 - Configuração do regulador de tensão projetado para gerar 3,3V, utilizado no protótipo de auxílio a testes e ao desenvolvimento,	11
Figura 2-3 - Circuito astável configurador para gerar pulsos a 60Hz.	12
Figura 2-4 - Divisor de tensão utilizado para excursionar a tensão de 0-2,5V para referenciar o ângulo de disparo de 0-180°	12
Figura 2-5 - Esquema do circuito gerador de pulso.	13
Figura 2-6 - Configuração do <i>buffer</i> utilizado no protótipo para auxílio de testes e desenvolvimento.	13
Figura 2-7 - Foto do protótipo montado em <i>proto-board</i> para auxiliar no processo de criação do <i>software</i> de controle da plataforma projetada.	14
Figura 2-8 - Funcionalidades atribuídas às portas do microcontrolador MSP430F1232.	15
Figura 2-9 - Configuração utilizada para as fontes de tensão de 3,3V utilizadas no SAT.	21
Figura 2-10 - Regulador de tensão utilizado para referência de positiva do conversor analógico-digital do microcontrolador.	21
Figura 2-11 – Configuração do circuito do supervisor de tensão utilizado.	22
Figura 2-12 - Circuito utilizado como driver para padronização do sistema RS232.	23
Figura 2-13 - Circuito composto por transistores utilizados para condicionar os sinais da comunicação serial.	24
Figura 2-14 - Diagrama funcional do CI TLC555 (<i>extraído do datasheet do componente</i>). ...	25
Figura 2-15 - Circuito astável utilizado no Sistema de Acionamento Trifásico.	26
Figura 2-16 - Diagrama do barramento de 16 pinos simples utilizado para entrada e saída de informação da plataforma.	26
Figura 2-17 - Conector utilizado para a programação JTAG.	27
Figura 2-18 - Conjunto de <i>jumpers</i> utilizados para a seleção do modo de funcionamento do sistema.	28
Figura 2-19 - Conjunto de <i>jumpers</i> utilizados para configuração pelo programador.	29

Figura 2-20 - Representação com uma visão geral do sistema a ser abordado para geração do software.	32
Figura 2-21 – Esboço do <i>hardware</i> do SAT (sem todos os detalhes e interconexões).....	33
Figura 2-22 - Diagrama de interrupções da lógica implementada no <i>software</i> de controle do Sistema de Acionamento Trifásico.	39
Figura 2-23 - Fluxograma do bloco de inicialização do sistema.	40
Figura 2-24 – Fluxograma do bloco de amostragem e processamento dos dados.....	43
Figura 2-25 - Fluxograma do bloco de habilitação do sistema.	44
Figura 2-26 - Fluxograma do bloco de verificação do buffer serial.....	45
Figura 2-27 - Fluxograma do bloco de reinicialização dos WDT.....	46
Figura 2-28 – Fluxogramas: (a) início (b) fim da detecção automática da contagem máxima associada à RTI de sincronismo. E (c) sincronismo do sistema a partir da RTI de sincronismo.....	47
Figura 2-29 - Fluxograma da RTI de <i>Timer</i>	49
Figura 2-30 - Fluxograma da RTI de falha na alimentação	50
Figura 2-31 - Seqüência que deve ser seguida para comunicação serial.....	51
Figura 2-32 - Foto da PCB desenvolvida neste projeto, com a finalidade de formar um sistema para acionar chaves de potência em sistemas trifásicos.	53
Figura 2-33 - Número de contagens do <i>Timer</i> obtido na prática (■) e esperados em teoria (●) para os oito experimentos realizados sob diferentes tensões de entrada.....	55
Figura 2-34 - Gráfico de relação entre a freqüência de entrada e a contagem máxima calculada pela rotina de identificação automática.	56
Figura 2-35 - Imagem da tela de um osciloscópio monitorando o funcionamento do SAT com uma tensão de referência de 0V (0°) para geração de pulsos curtos para SCR.....	58
Figura 2-36 - Imagem da tela de um osciloscópio monitorando o funcionamento do SAT com uma tensão de referência de 0,518V para geração de pulsos longos para SCR.....	58
Figura 2-37 - Imagem da tela de um osciloscópio monitorando o funcionamento do SAT com uma tensão de referência de 1,096V para geração de pulsos longos para TRIAC.	59
Figura 2-38 - Imagem da tela de um osciloscópio monitorando o funcionamento do SAT com uma tensão de referência de 1,838V para geração de pulsos longos para TRIAC.	59
Figura 2-39 - Circuito de condicionamento da senóide de referência	60
Figura 2-40 - Circuito para determinação das opções do usuário via botões.	60
Figura 2-41 - Foto da plataforma de controle do SAT desenvolvida.	61
Figura 2-42 – Montagem para teste do SAT em uma aplicação real.	61
Figura 2-43 – Forma de onda da corrente de um retificador de meia onda com ângulo de controle igual a 0°. Base de tempo de 2,5ms/Div e escala vertical de 5V/Div.	62

Figura 2-44 - Forma de onda da corrente de um retificador de meia onda com ângulo de controle próximo a 180° . Base de tempo de 2,5ms/Div e escala vertical de 5V/Div. 62

Lista de Tabelas

Tabela 2-1 - Relação das funções previstas para os pinos da porta 1.....	15
Tabela 2-2 - Relação das funções previstas para os pinos da porta 2.....	16
Tabela 2-3 - Relação das funções previstas para os pinos da porta 3.....	16
Tabela 2-4 - Principais componentes de <i>hardware</i> do SAT.	33
Tabela 2-5 - Relação dos códigos para alteração dos estados das portas de saída e seus significados.....	37
Tabela 2-6 - Relação dos códigos para inicialização de comunicação serial e códigos de erro.	52
Tabela 2-7 - Relação dos comandos relacionados para utilização com o SAT.	52
Tabela 2-8 - Análise da exatidão da amostragem do conversor analógico digital do microcontrolador MSP430F1232.....	54
Tabela 2-9 - Conjunto de dados referentes à amostragem/conversão e cálculos para diferentes tensões de entrada.	54
Tabela 2-10 - Relação dos preços dos principais componentes que compõem o SAT.	63

Lista de Siglas e Abreviaturas

AD Analógico-Digital (denominação para conversores que amostram níveis de tensão analógicos e representa digitalmente).

Bit *Binary Digit* (Dígito Binário), é a menor unidade de medida de transmissão de dados usada na Computação e na Teoria da Informação.

BSDL *Boundary Scan Description Language*, documento do IEEE que descreve a linguagem de bondary scan.

CA Corrente alternada. Designação para sistema de fase alternada.

CPU *Central Processing Unit* (Unidade Central de Processamento), é a parte do microcontrolador responsável pelo processamento.

DA Digital- Analógico (denominação para conversores que relacionam códigos digitais com níveis de tensão analógicos).

DC *Direct Current* (Corrente Contínua). Designação para sistemas de tensão contínua.

DIP *Dual In-line Package*, tipo de encapsulamento de circuitos integrados.

DMA *Direct Memory Access* (Acesso direto à memória), método de acesso à memória que permite que dispositivos transfiram dados sem sobrecarregar o processador.

GCC *GNU Compiler Collection*, conjunto de compiladores de linguagens de programação produzido pelo projeto GNU.

GNU O projeto GNU é um projeto iniciado por Richard Stallman em 1984, com o objetivo de criar um sistema operacional totalmente livre, que qualquer pessoa teria direito de usar e distribuir sem ter que pagar licenças de uso.

GPL *GNU General Public License* (Licença Pública Geral).

IEEE Instituto de Engenheiros Elétricos e Eletrônicos, é uma organização profissional sem fins lucrativos.

- JTAG** *Joint Test Action Group* interface para teste e depuração *in-circuit*.
- LACEP** Laboratório de Controle e Eletrônica de Potência, do Departamento de Engenharia Elétrica da Escola de Engenharia de São Carlos.
- LCD** *Liquid Cristal Display* (Monitor de Cristal Líquido) monitor composto por cristais polarizadores de luz eletricamente controlados.
- LQFP** *Low-profile Quad Flat Package*, tipo de encapsulamento de circuitos integrados.
- PC** *Personal Computer*, computador de uso pessoal.
- PCB** *Printed Circuit Board* (Placa de circuito impresso).
- PWM** *Pulse Width Modulation* (Modulação por Largura de Pulso), método utilizado para se controlar a energia de alimentação de sistemas.
- QFN** *Quad Flat pack No lead*, tipo de encapsulamento de circuitos integrados.
- RISC** *Reduced Instruction Set Computer* (Computador com um Conjunto Reduzido de Instruções), linha de arquitetura de computadores que utiliza um conjunto simples e reduzido de instruções.
- SAT** Sistema de Acionamento Trifásico.
- SCR** *Silicon Controlled Rectifier* (Retificadores Controlados de Silício).
- SO** Sistema operacional.
- SPI** *Serial Peripheral Interface*.
- TRIAC** *TRIode for Alternating Current* (Triodo para Corrente Alternada).
- UART** *Universal Asynchronous Receiver/Transmitter*, módulo de recepção/transmissão serial assíncrona.

USART *Universal Synchronous Asynchronous Receiver/Transmitter*, módulo de recepção/transmissão serial síncrona ou assíncrona.

Sumário

1.	Introdução	1
1.1	Chaves eletrônicas	2
1.2	Eletrônica e microcontroladores	4
1.3	Programação e a Engenharia de <i>Software</i>	6
1.4	Considerações sobre o CI TCA780	7
2.	Desenvolvimento.....	10
2.1	Projeto de Hardware.....	10
2.1.1	Sistemas de Apoio ao Desenvolvimento.....	10
2.1.2	Projeto da PCB.....	14
2.2	Projeto de Software	29
2.1.3	Especificação dos Requisitos do Software	31
2.1.4	Desenvolvimento das rotinas de software.....	36
3.	Resultados e Discussões.....	53
4.	Conclusões	64
5.	Referências Bibliográficas.....	66
	ANEXO A- Esquemático do SAT.	67
	ANEXO B- Montagem Exemplo Para um Retificador de Meia Onda.....	68
	ANEXO C- PCB Vista Superior.....	69
	ANEXO D- PCB Vista Inferior	70

1. Introdução

Os sistemas senoidais possuem uma importância particular na Engenharia Elétrica, pois formam a maior parte dos sistemas de produção e transporte de energia na forma de eletricidade. Um sistema trifásico de tensões alternadas senoidais pode ser completamente especificado por sua frequência angular, pelo seu período, pela amplitude máxima, pelo valor eficaz dessa amplitude e pela fase em relação à origem [1].

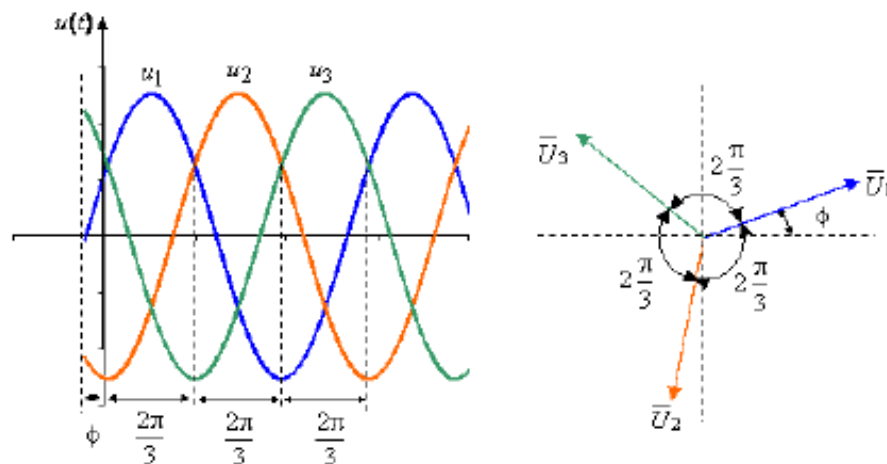


Figura 1-1 - Sistema trifásico de tensões alternadas senoidais.

Por intermédio de conversores baseados em dispositivos semicondutores de potência, a Eletrônica de Potência assegura o funcionamento em regime de comutação a forma e a regulação da energia elétrica fornecida por um gerador a uma determinada carga. Em geral, o processo consiste na conversão e/ou na regulação das tensões, correntes, frequências e potências. Pode-se dizer que a Eletrônica de Potência tem como alguns de seus objetivos [2]:

- I. Compreender o funcionamento em comutação dos dispositivos semicondutores de potência;
- II. Analisar os conversores comutados de potência;
- III. Dimensionar os conversores;
- IV. Sintetizar métodos de comando e controle dos conversores.

A partir dos objetivos da Eletrônica de Potência, acima citados, busca-se eficiência no processamento da energia elétrica de forma a apresentar desempenho adequado à

carga e ao gerador. A maximização do rendimento de processos é, em geral, desejável por razões econômicas.

Este trabalho objetiva abordar o último tópico, apresentado anteriormente, desenvolvendo-se uma plataforma de acionamento dos conversores (baseados em tiristores) comumente utilizados para o controle de linhas de potência.

1.1 Chaves eletrônicas

Desde seu desenvolvimento, 1960-1961, os tiristores, em especial os dispositivos Retificadores Controlados de Silício (SCR), tornaram-se revolucionários, principalmente no controle de equipamentos industriais, substituindo diversos dispositivos até então utilizados como: Retificadores de arco-Mercúrio, Reatores de núcleo saturável, Reostatos e Motores de Partida. Hoje em dia, apenas dispositivos semicondutores de silício são utilizados como chaves. Diferentes modelos destas chaves são projetadas para operar em diferentes regiões de potência podendo ser utilizados diodos que operam na faixa de 0,17 a 1500A e tiristores na faixa de 0,6 a 1400A ou mais. Fazendo uso desta grande quantidade de componentes e com um projeto adequado de resfriamento, é possível projetar conversores para uma vasta faixa de potência [3].

Como características dos retificadores de fase controlada pode-se dizer que são simples, mais baratos e sua eficiência é, em geral, acima de 95% [4]. Esses sistemas são muito utilizados para acionamentos de velocidade variável em aplicações industriais na faixa de potência ao nível de Megawatts. Se, por exemplo, uma chave tiristorizada for conectada entre a rede de alimentação CA e a carga, o fluxo de potência poderá ser controlado através da variação do valor eficaz da tensão CA aplicada à carga. Esse tipo de circuito de potência é conhecido como controlador de tensão CA. Para esta simples implementação pode-se indicar várias aplicações comuns no dia-a-dia [4]:

1. Aquecimento industrial;
2. Mudança de derivação de transformador sob carga;
3. Controle de iluminação;
4. Controle de velocidade de máquinas de indução polifásicas;
5. Controle de eletroímãs.

Existem inúmeros tipos de tiristores no mercado como: LASCR (SCR ativado por luz), TRIAC (tiristor triodo bidirecional), DIAC (tiristor diodo bidirecional), GTO (tiristor

1.2 Eletrônica e microcontroladores

Pode-se dizer que a Eletrônica de Potência dedica-se a processar e controlar o fluxo de energia elétrica fornecendo tensões e correntes nas formas exigidas pelas cargas. Este tipo de processamento necessita combinar potência, eletrônica e controle [2, 4].

O desenvolvimento da tecnologia de microprocessadores teve grande impacto no controle e na sintetização da estratégia de controle para os dispositivos semicondutores de potência. Os equipamentos de Eletrônica de Potência modernos usam semicondutores de potência que podem ser considerados como o músculo, e a microeletrônica, que tem a inteligência do cérebro [4].

Para a elaboração deste projeto, o microcontrolador escolhido para desempenhar o papel de “inteligência do cérebro” responsável por efetuar o controle dos processos de acionamento dos “músculos” (tiristores) foi o MSP430F1232 da *Texas Instruments*. Alguns aspectos-chave da arquitetura MSP430 são [5]:

- Baixo consumo: os MSP430 são chips conhecidos pelo seu consumo incrivelmente baixo (da ordem de 0,1 μ A para retenção dos dados na RAM, 0,8 μ A para funcionamento no modo de relógio de tempo real e cerca de 250 μ A/MIPS em funcionamento normal). O baixo consumo é obtido graças aos diversos modos de funcionamento da CPU, conforme veremos mais adiante;
- Baixa tensão de operação: os MSP430 podem operar com tensões a partir de 1,8V até 3,6V (a tensão mínima para programação da memória do tipo Flash é 2,2V para os dispositivos da família x2xx e 2,7V para os demais);
- Alto desempenho: utilizando um barramento de dados de 16 bits (ao contrário da grande maioria dos seus competidores diretos, que são microcontroladores de 8 bits), diversos modos de endereçamento e um conjunto de instruções pequeno, mas muitíssimo poderoso, os MSP430 permitem realizar tarefas complexas com um código bastante pequeno e rápido;
- Conjunto de instruções ortogonais: a disponibilidade de qualquer modo de endereçamento para qualquer instrução e qualquer operando permite que se escrevam códigos pequenos e eficientes, facilitando a tarefa dos compiladores de linguagens de alto nível como a linguagem C;
- Número reduzido de instruções: arquitetura RISC com apenas 27 instruções físicas (*op-codes*) e mais 24 instruções emuladas (variações das 27 instruções que utilizam os geradores de constantes), resultando um conjunto de 51 instruções;

- Grande quantidade de periféricos: os microcontroladores MSP430 contam com um conjunto bastante extenso de periféricos internos, com uma ênfase especial para os conversores AD de até 16 bits, conversores DA, comparador analógico, amplificador operacional programável, controladores de DMA, *Timers* com diversos modos de funcionamento (incluindo PWM), controlador de LCD, USARTs com capacidade de endereçamento, multiplicador por *hardware* com capacidade de executar operações de multiplicação e acúmulo, etc;
- Facilidade de gravação e de depuração: a utilização da interface JTAG para a gravação e depuração permite que o projetista realize a programação e a depuração do seu *software* diretamente na placa de aplicação, sem a necessidade de utilização de equipamentos dispendiosos como emuladores;
- Diversos encapsulamentos: desde o diminuto QFN de 24 pinos e seus 4 x 4 mm até encapsulamentos LQFP de 100 pinos. Os dispositivos das famílias 1xx, 2xx e 4xx não possuem versões com encapsulamento DIP.

É importante citar que a CPU desses microcontroladores é composta por três barramentos distintos (endereços, dados e controle), sendo os dois primeiros de 16bits. Em relação ao barramento de dados, a largura de 16 bits significa que a CPU pode processar informações em lotes de 16bits, o que facilita muito o trabalho do programador, pois muitas aplicações atuais trabalham com dados de 16 ou mais bits. Além disso, a CPU possui 16 registradores internos (todos de 16bits). Os microcontroladores MSP430 possuem um projeto simples e ao mesmo tempo poderoso. Sua arquitetura RISC combina um conjunto reduzido de instruções (apesar de uma parcela dos especialistas em arquitetura de processadores discordar de que sejam microcontroladores RISC, pelo fato de possuírem instruções com larguras e, conseqüentemente, tempos de execução variáveis) com uma arquitetura de barramento clássica, permitindo que a CPU possua um espaço único de endereçamento de memória.

JTAG é o nome comum utilizado para a padronização referenciada no documento IEEE 1149.1 - *Standard Test Access Port and Boundary-Scan Architecture*. Este, refere-se ao acesso de portas para teste de placas de circuito integrado utilizando *boundary scan*. O JTAG foi padronizado em 1990 pelo IEEE e em 1994 foi adicionado um documento de descrição da linguagem de boundary scan - *boundary scan description language* (BSDL). Desde então, este padrão tem sido adotado pelas companhias eletrônicas em todo mundo [6].

Embora projetado para placas de circuito integrado, atualmente é utilizada principalmente para testes de sub-blocos de circuitos integrados além de ser útil como mecanismo de depuração para sistemas embarcados, oferecendo convenientes *back door* no sistema. Enquanto utilizado como ferramenta de depuração, pode ser utilizado em circuitos emuladores na qual o JTAG funciona como mecanismo de transporte permitindo o programador acessar um módulo depurador em um microcontrolador interligando o PC ao microprocessador. A interface JTAG é composta por quatro, ou cinco pinos adicionadas a um chip, projetada de forma que múltiplos dispositivos em uma placa possam ter suas linhas de JTAG ligados a apenas um ponto de comunicação. Desta forma, utilizando-se apenas um ponto de conexão, pode-se ter acesso a todos os dispositivos em uma placa [6].

Os pinos que compõem o JTAG são denominados da seguinte forma:

1. TDI (Test Data In);
2. TDO (Test Data Out);
3. TCK (Test Clock);
4. TMS (Test Mode Select);
5. TRST (Test Reset) opcional.

1.3 Programação e a Engenharia de *Software*

A linguagem de programação C, inicialmente desenvolvida para ser utilizada no sistema operacional UNIX, é uma linguagem de programação estruturada e padronizada. Esta linguagem foi criada na década de 1970 por Dennis Ritchie e Ken Thompson nos laboratórios Bell da AT&. Desde então se espalhou por muitos outros sistemas operacionais e tornou-se uma das linguagens de programação mais usadas. Seu ponto forte reside principalmente em sua eficiência e na proximidade com a linguagem cotidiana humana, em relação à linguagem *Assembly*, o que facilita sua interpretação pelo projetista. Um ponto fraco importante é a falta de proteção a erros de sintaxe. Praticamente tudo que se expressa em um programa em C pode ser executado como, por exemplo, acessar uma posição inexistente de um vetor o que resultaria em erros totalmente inesperados. O código C pode ser compilado para ser rodado em quase todos os computadores e sistemas operacionais. Esta linguagem foi criada com o objetivo de facilitar a criação de programas extensos com menos erros recorrendo ao paradigma da programação algorítmica ou procedimental [7]. Para melhorar o desempenho e os resultados e facilitar o processo de programação foi criada a área de estudo de metodologias de programação hoje chamada Engenharia de *software* [7].

A Engenharia de *software* é uma área do conhecimento da informática voltada para a especificação, desenvolvimento e manutenção de sistemas de *software* aplicando tecnologias e práticas de ciência da computação, gerência de projetos e outras disciplinas, objetivando organização, produtividade e qualidade [7]. Para se atingir todos os objetivos da engenharia de *software* utilizam-se modelos abstratos e precisos em que se pode projetar e implementar sistemas de *software* garantindo a qualidade do programa gerado [7, 8].

Este projeto fez uso destas poderosas ferramentas a fim de implementar todo o projeto de *software* buscando os melhores resultados possíveis para o objetivo visado.

Ao buscar informações a respeito de estudos sobre métodos de disparo de tiristores, percebe-se que inúmeras pesquisas são realizadas objetivando análises da utilização destes dispositivos. Como, por exemplo, na performance em estado estacionário de motores de indução controlados por SCR [9], ou nas características das respostas devidas alterações nas variáveis como temperatura, tensão e corrente [10]. Observa-se que pouco estudo é realizado visando o aperfeiçoamento das ferramentas para acionamento de tiristores. Este trabalho busca abordar esta parte da aplicação.

1.4 Considerações sobre o CI TCA780

Para a transferência de potência, dois tipos de controle normalmente são utilizados: ou o controle liga-desliga (tudo ou nada), ou o controle do ângulo de fase. No controle liga-desliga, as chaves com tiristores conectam a carga à rede de alimentação CA por alguns ciclos da tensão de entrada e então a desconectam por outros ciclos. No controle por ângulo de fase, as chaves conectam a carga a fonte CA durante uma porção de cada ciclo da tensão de entrada [3].

O controle do ângulo de fase é o processo mais comum na tecnologia para a transformação elétrica de correntes AC em DC [3]. O circuito integrado TCA780 é um circuito analógico para controle de fase de SCRs e TRIACs. Utilizando o TCA780 conectado às chaves, é possível realizar um vasto número de funções, porém, com o custo de uma numerosa quantidade de componentes. Este dispositivo permite uma variação de pulsos de 0 à 180° [3].

O diagrama de blocos do TCA780 está representado na Figura 1-3. A alimentação do circuito é obtida a partir de uma fonte de tensão internamente regulada para um valor de referência de 5,1V. Isto faz com que parâmetros essenciais sejam independentes da fonte

de alimentação externa a qual admite tensão entre 8 e 18V_{DC}. O consumo de corrente é da ordem de 15mA e se mantém praticamente constante para toda faixa de tensão externa de alimentação [3].

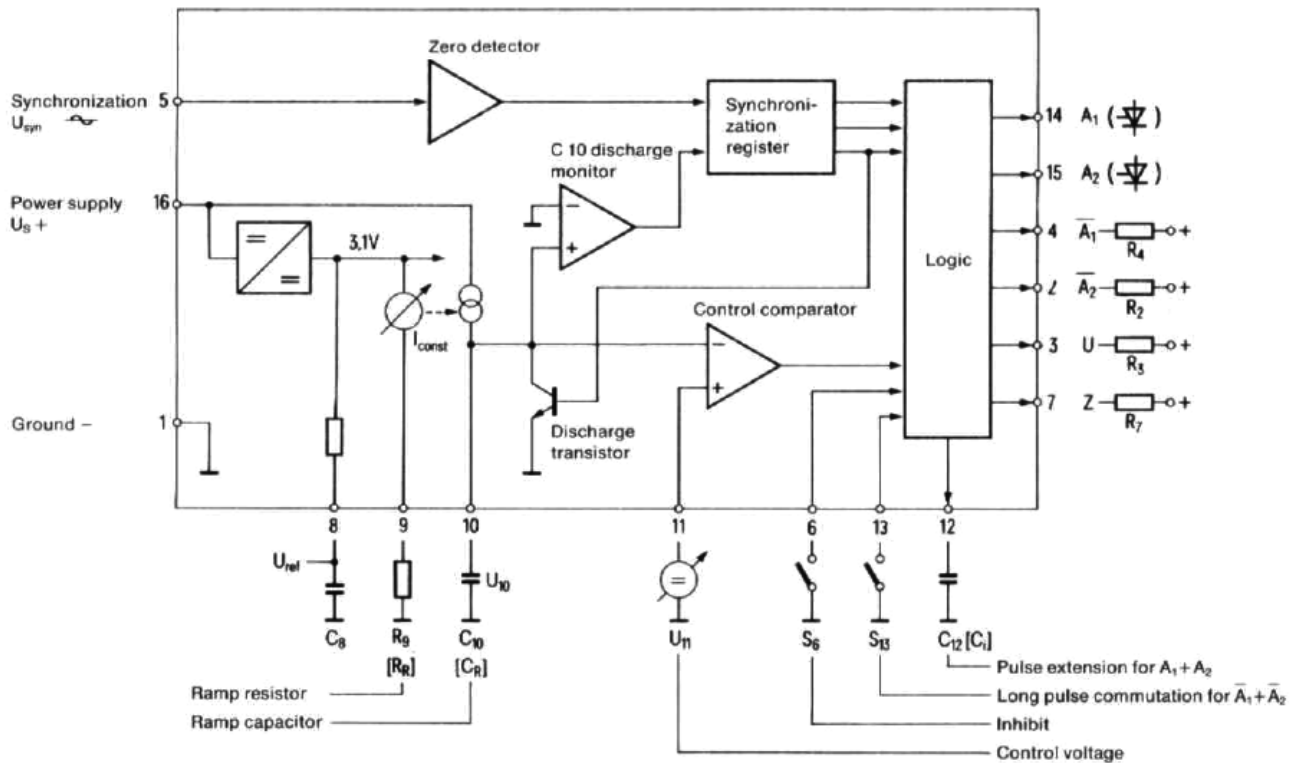


Figura 1-3 - Diagrama de blocos do circuito integrado TCA780 com referência de alguns dispositivos que devem ser adicionados externamente (extraído de [3]).

O pino 5 é utilizado como pino de sincronização. Este é conectado a fase R utilizando-se resistores de 220k Ω e deste há uma ligação para o comum passando por dois diodos conectados em antiparalelo. Esses dois diodos limitam a tensão para se obter uma tensão de sincronização na ordem de $\pm 0,6V$. Para o pino 5 dos outros TCA780 a forma de conexão é a mesma, porém as fases utilizadas são a S e a T.

A frequência da onda dente de serra utilizada internamente para geração dos pulsos é fixada pelo detector de zero. Com isso, toda vez que ocorrer uma passagem pelo zero de tensão, a onda dente de serra é reiniciada. O capacitor $C_r=100nF$ e o resistor $R_r=100k\Omega$ determinam a inclinação da onda dente de serra. A tensão de controle pode ser variada de 0 a 3V pela fonte de tensão U_{11} . No instante em que a onda dente de serra gerada atinge um valor igual ao da tensão de controle aplicada ao pino 11, um pulso é obtido como saída no pino 15. Quanto mais positivo for o sinal de controle mais demorará para que a comparação com a onda dente de serra libere um pulso na saída. Desta forma, alterando-se a tensão

que será comparada com a onda dente de serra é possível determinar o instante em que ocorrerá a geração do pulso, ou seja, é possível determinar-se o ângulo de disparo.

Devido à grande corrente drenada pela porta dos tiristores (SCR, TRIAC), faz-se necessário empregar de um estágio de amplificação do sinal gerado pelo TCA780 para o acionamento das chaves eletrônicas. Os estágios de potência utilizam transistores NPN para obter uma amplificação dos pulsos de chaveamento gerados pelo TCA780. Estes estágios amplificam a saída do circuito de 44mA para 1A, que é a corrente necessária para que ocorra o acionamento de cada tiristor. Para limitar a tensão reversa no transistor de chaveamento uma combinação de diodo Zener e diodo é inserida em paralelo com o enrolamento do transformador. Um exemplo de uma montagem completa de um circuito TCA780 com seu circuito de potência estão indicados na Figura 1-4.

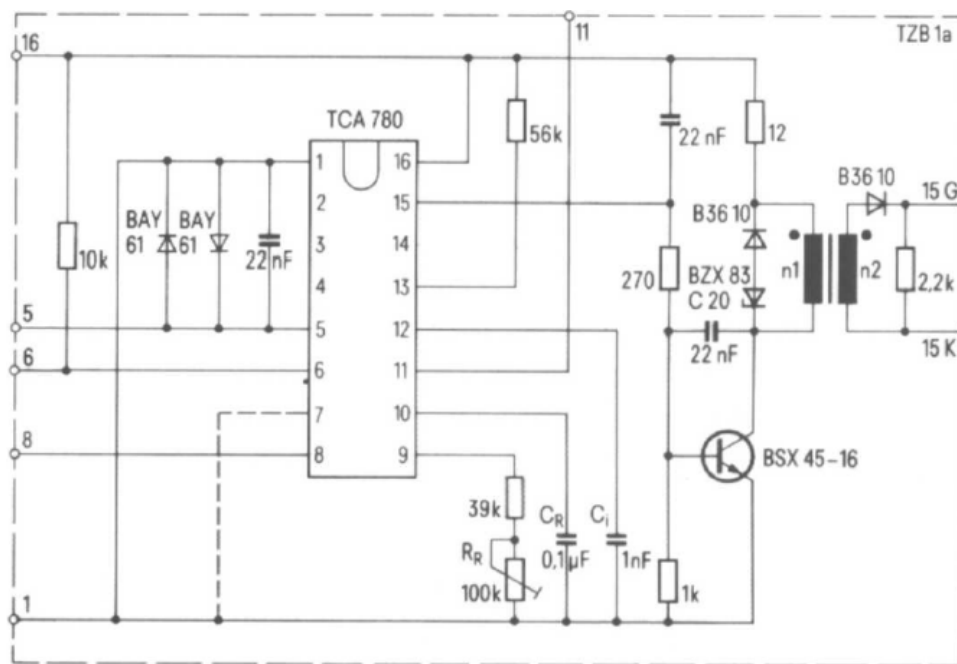


Figura 1-4 - Diagrama de montagem de um circuito utilizando TCA780 empregado em chaveamentos utilizando chaves eletrônicas (extraído de [3]).

2. Desenvolvimento

Para a realização deste projeto subdividiu-se o trabalho em duas partes distintas: o projeto de *hardware* e projeto de *software*.

2.1 Projeto de Hardware

2.1.1 Sistemas de Apoio ao Desenvolvimento

Para se testar o funcionamento do projeto do *hardware* do sistema como um todo e para auxiliar no desenvolvimento e testes do *software*, montou-se em um *protoboard* alguns circuitos através dos quais se permite simular a utilização real do sistema. Projetou-se estes circuitos segundo o diagrama de blocos indicado na Figura 2-1.

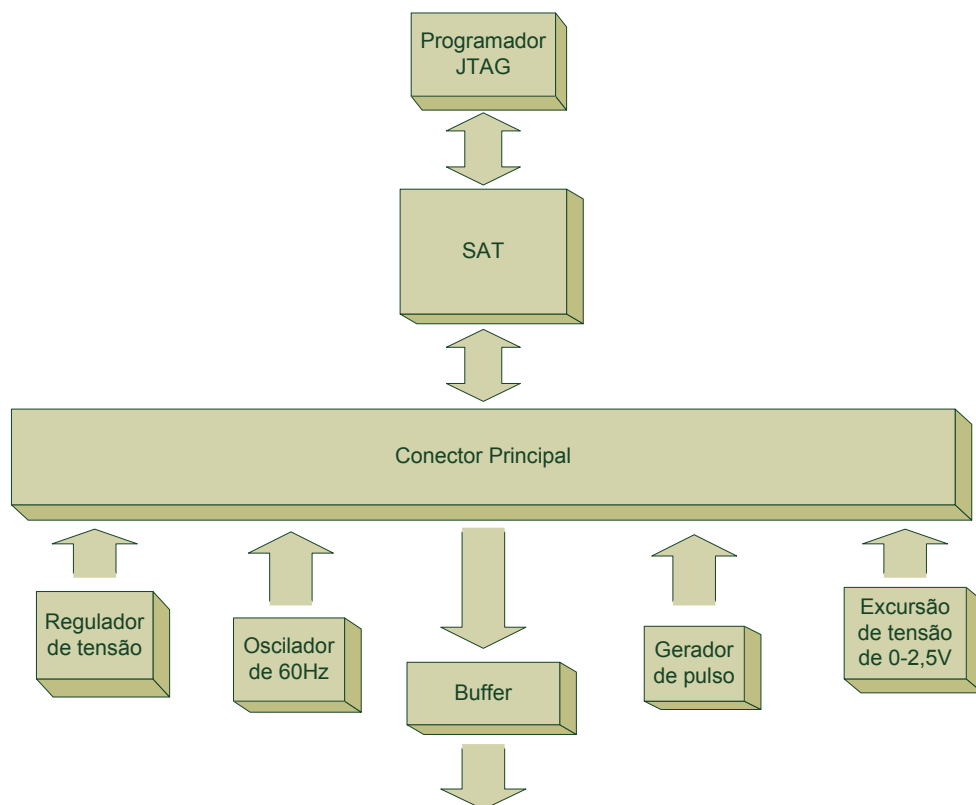


Figura 2-1 - Diagrama de blocos do protótipo de auxílio de desenvolvimento e teste.

A montagem realizada no *protoboard* contou com um regulador de tensão LM317 configurado de forma a gerar uma tensão de 3,3V. Esta tensão foi necessária para se alimentar MSP430, o circuito implementado está indicado na Figura 2-2. Para se obter a

tensão desejada utilizaram-se os dados do *datasheet* o qual sugere a equação (1) para se projetar o circuito.

$$V_{OUT} = V_{REF} \times \left(1 + \frac{R_1}{R_2}\right) \quad (1)$$

Montou-se o sistema utilizando-se os valores indicados na Figura 2-2 através da equação (1). Desta forma tem-se que o cálculo da tensão de saída é obtido como indicado na equação (2).

$$V_{OUT} = 5 \times \left(1 + \frac{120}{196}\right) = 3,1V \quad (2)$$

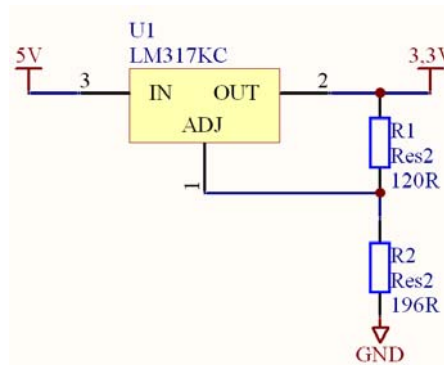


Figura 2-2 - Configuração do regulador de tensão projetado para gerar 3,3V, utilizado no protótipo de auxílio a testes e ao desenvolvimento,.

Também se utilizou um NE555 em configuração astável com frequência de oscilação de 60Hz. Utiliza-se este sinal para simular a senóide de referência da rede AC, utilizada como sincronismo para a geração dos pulsos. O circuito montado está representado na Figura 2-3. Para se determinar o tempo em nível alto e em nível baixo dos pulsos gerados a partir dos componentes escolhidos utilizam-se os equacionamentos (3) obtidos a partir *do datasheet*:

$$\begin{cases} t_L = 0,693 \times R_B \times C_1 = 6,93ms \\ t_H = 0,693 \times (R_A + R_B) \times C_1 = 9,22ms \end{cases} \quad (3)$$

A frequência total obtida é dada por:

$$f_t = \frac{1}{t_H + t_L} = \frac{1}{6,93e-3 + 9,22e-3} = 61,93Hz \quad (4)$$

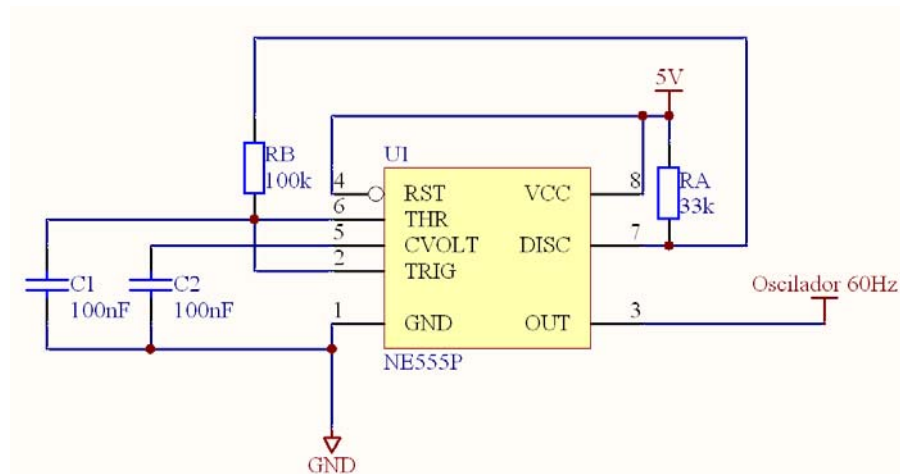


Figura 2-3 - Circuito astável configurador para gerar pulsos a 60Hz.

Para gerar a tensão de determinação do ângulo de disparo utiliza-se um potenciômetro e um resistor para formar um divisor resistivo, conforme indicado na Figura 2-4. Este arranjo permite excursionar a tensão de 0 a 2,5V para referenciar o disparo de 0 a 180°.

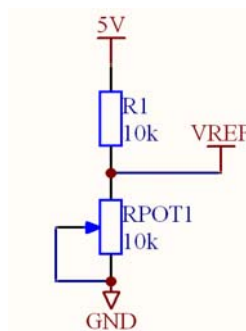


Figura 2-4 - Divisor de tensão utilizado para excursionar a tensão de 0-2,5V para referenciar o ângulo de disparo de 0-180°.

Para testes da interrupção de porta e *Timer* montou-se um monoestável não redisparrável utilizando um CI 74121 e um *push Button*, conforme indicado na Figura 2-5. Projetou-se o sistema para gerar um pulso de aproximadamente 10 μ s, através da equação (5) sugerida pelo *datasheet* do componente.

$$t_w = 0,7R_x C_x = 0,7 \cdot 25e3 \cdot 1e-9 = 17,5\mu s \quad (5)$$

Desta maneira pode-se controlar o disparo de um pulso único sem ruídos o qual pode ser utilizado para desencadear todo processo de interrupção no microcontrolador.

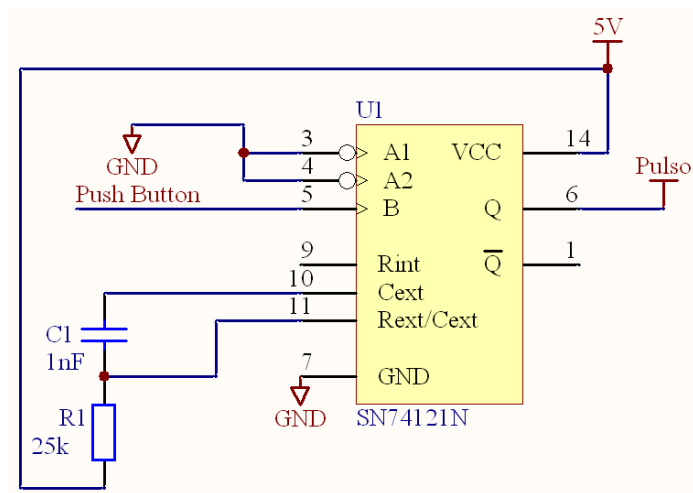


Figura 2-5 - Esquema do circuito gerador de pulso.

Por último, utilizou-se um *buffer* 74HC541 ligado às portas de saída do microcontrolador responsáveis pela geração dos pulsos de disparo dos tiristores. Com esta implementação objetivou-se obter uma maior potência do sinal de saída facilitando a observação e testes destes sinais.

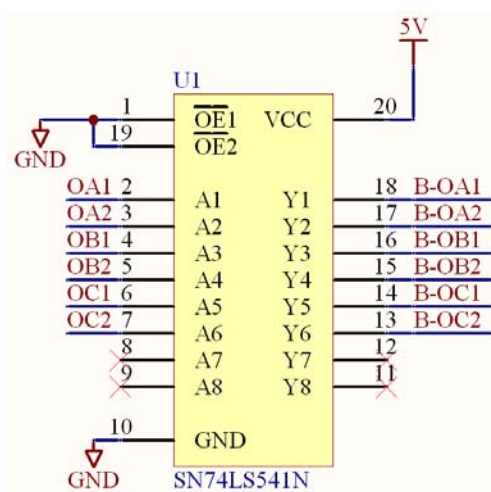


Figura 2-6 - Configuração do *buffer* utilizado no protótipo para auxílio de testes e desenvolvimento.

A Figura 2-7 contém a foto do protótipo de auxílio a testes e desenvolvimento, montado a partir dos circuitos indicados anteriormente. Nesta foto pode-se observar a montagem realizada em *protoboard* além da conexão da PCB reserva, utilizada para a realização dos primeiros testes do microcontrolador no início do projeto. Esta PCB está ligada ao protótipo de testes por meio de um cabo Flat. Conectada também a esta PCB pode-se observar o programador JTAG utilizado para descarregar o programa criado além de possibilitar a emulação do sistema.

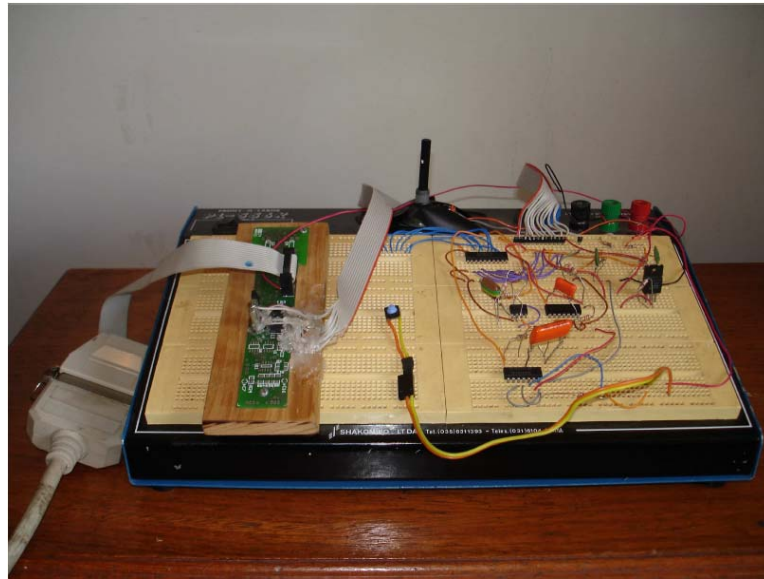


Figura 2-7 - Foto do protótipo montado em *protoboard* para auxiliar no processo de criação do *software* de controle da plataforma projetada.

A partir desta montagem, utiliza-se o programador JTAG em conjunto com um PC e *softwares* apropriados para a programação para realizar o reconhecimento das funcionalidades do microcontrolador. Com isto, objetivou-se definir os componentes externos necessários para permitir o funcionamento do sistema.

2.1.2 Projeto da PCB

Microcontrolador

Toma-se para o projeto o microcontrolador como sendo o elemento central, o qual desempenha a função de cérebro do sistema. Basicamente, os circuitos adjacentes são projetados de forma a condicionar os sinais de entrada e/ou saída, ou auxiliar de alguma forma no controle da operação global do sistema.

Escolheu-se para o desenvolvimento o microcontrolador (MSP430F1232). Este CI possui 28 pinos dos quais 3 conjuntos de portas o compõe além de outros pinos com funções essenciais utilizados para o funcionamento do dispositivo. Este projeto de *hardware* basicamente objetiva definir a função atribuída a cada pino e inserir componentes que possibilitem ao sistema exercer estas funções.

As funcionalidades atribuídas às portas do microcontrolador estão indicadas na Figura 2-8.

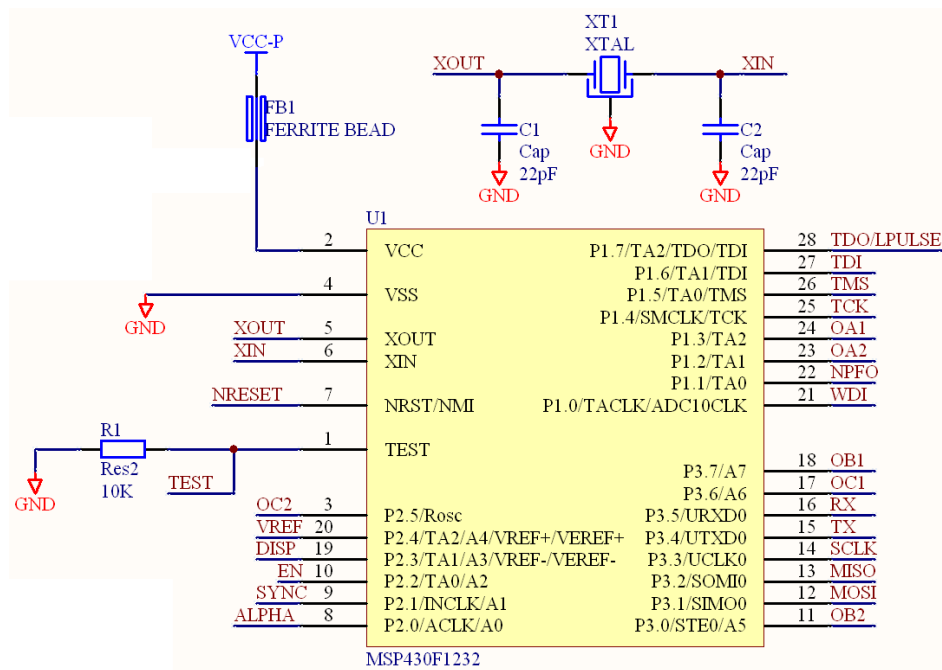


Figura 2-8 - Funcionalidades atribuídas às portas do microcontrolador MSP430F1232.

A partir da representação gráfica do microcontrolador e suas ligações pode-se indicar nas Tabela 2-1, Tabela 2-2 e Tabela 2-3 a relação das portas do microcontrolador com seus respectivos pinos, a trilha ligada a estas portas e a função atribuída a cada uma.

Tabela 2-1 - Relação das funções previstas para os pinos da porta 1.

Porta	Trilha	Função
P1.0	WDI	Indicação de que a contagem máxima do <i>WatchDog</i> externo (supervisor de tensão) foi atingida.
P1.1	NPFO	Indicação de falha de alimentação proveniente do supervisor de tensão.
P1.2	OA2	Pino de saída para pulso de controle da fase A no semiciclo negativo (modo SCR);
P1.3	OA1	Pino de saída para pulso de controle da fase A no semiciclo positivo (modo SCR);
P1.4	TCK	Pino para programação JTAG.
P1.5	TMS	Pino para programação JTAG.
P1.6	TDI	Pino para programação JTAG.
P1.7	TODO/LPULSE	Pino para programação JTAG e seleção da largura de pulso desejada pelo usuário (curto ou longo).

Tabela 2-2 - Relação das funções previstas para os pinos da porta 2.

Porta	Trilha	Função
P2.0	ALPHA	Entrada de conversão A/D para indicação do ângulo de disparo desejado.
P2.1	SYNC	Entrada para sincronismo do sistema com o início do ciclo positivo da senóide de tensão da rede.
P2.2	EN	Entrada para habilitação/desabilitação do sistema.
P2.3	DISP	Entrada para a seleção do tipo de dispositivo a ser utilizado (SCR ou TRIAC).
P2.4	VREF	Entrada da tensão superior de referência para o conversor A/D.
P2.5	OC2	Pino de saída para pulso de controle da fase C no semiciclo negativo (modo SCR);

Tabela 2-3 - Relação das funções previstas para os pinos da porta 3.

Porta	Trilha	Função
P3.0	OB2	Pino de saída para pulso de controle da fase B no semiciclo negativo (modo SCR);
P3.1	MOSI	Pino para comunicação SPI (<i>Master Output Slave Input</i>).
P3.2	MISO	Pino para comunicação SPI (<i>Master Input Slave Output</i>).
P3.3	SCLK	Pino de clock de referência para comunicação SPI.
P3.4	TX	Pino de transmissão para comunicação RS232.
P3.5	RX	Pino de recepção para comunicação RS232.
P3.6	OC1	Pino de saída para pulso de controle da fase C no semiciclo positivo (modo SCR);
P3.7	OB1	Pino de saída para pulso de controle da fase B no semiciclo positivo (modo SCR);

Além de se projetar os componentes externos utilizados em conjunto com o MSP430F1232, também existe o projeto envolvendo o *hardware* agregado ao MSP430, ou seja, o projeto de utilização dos periféricos que compõem este microcontrolador.

Conversor A/D

O conversor A/D é um dos periféricos fundamentais para o projeto. Esta funcionalidade permite ao usuário indicar, através de níveis de tensão, o ângulo de disparo desejado.

Para a utilização deste periférico faz-se necessário definir as fontes de referência de tensão superior e inferior a serem utilizadas por ele. Como possibilidades apresentam-se a seleção de referências externas (de responsabilidade de geração por parte do usuário), referências internas (gerada pelo próprio MSP430) e combinações das duas. Para garantir estabilidade na aplicação, escolheu-se utilizar para referência de nível superior de tensão o modo de referência externa. Para se economizar a utilização de portas, escolheu-se para a referência inferior a fonte interna. Optou-se por um nível inferior igual ao comum do sistema (0V)

e para nível superior uma tensão de 2,5V. Para o nível superior obteve a tensão de 2,5V através de um regulador de tensão externo, o CI LM385-2.5. Este dispositivo permite a obtenção da tensão necessária ao custo de uma dissipação interna reduzida (baixa potência), o que torna seu uso atrativo uma vez que todos os sistemas que compõem o SAT são projetados visando obter o menor consumo possível. A utilização de um regulador de tensão como referência para a conversão A/D garante uma maior exatidão, precisão e confiabilidade nas conversões.

A utilização deste conversor objetiva relacionar um determinado nível de tensão de 0 a 2,5V com um ângulo de 0 a 180°, ou seja, com um tempo decorrido 0 a $\frac{1}{F_{SEN} \times 2}$ (onde F_{SEN} é a frequência da senóide de referência da rede). Um valor digital (AD) obtido por este conversor é dado entre 0 e (3FF)h, ou 1023 em valor decimal. Desta forma, pode-se relacionar a tensão de entrada com o tempo decorrido, para se obter o ângulo desejado a partir da equação (6).

$$T_{desejado} = \frac{AD}{1023 \times F_{SEN} \times 2} [s] \quad (6)$$

Timer

A geração de pulsos para o controle por ângulo de disparo faz necessário uma referência precisa com o tempo real decorrido. Os microcontroladores MSP430F1232

possuem um *Timer* de contagem de 16bits que, uma vez configurado corretamente, pode gerar interrupções quando atinge um determinado valor (modo *Capture/Compare*).

Se o sistema for sincronizado com o início do semiciclo positivo da senóide de referência e se o número de contagens que o *Timer* efetuará até o instante em que a senóide de referência completar um ciclo completo for conhecido e se a frequência da senóide da rede também for conhecida, pode-se estabelecer uma relação simples representada na equação (7).

$$Cont = Cont_{MAX} \times F_{SEN} \times T_{desejado} \quad (7)$$

onde $Cont$ é o número de contagens necessárias para que se decorra um tempo $T_{desejado}$, sendo que F_{SEN} é a frequência da senóide da rede e $Cont_{MAX}$ é o número de contagens que o *Timer* executa até que um ciclo completo de senóide seja decorrido. Com esta equação relacionam-se tempo real e contagens do *Timer*. Desta forma, possibilita-se gerar interrupções para os tempos desejados.

Como a indicação do ângulo de disparo desejado é dada a partir de um nível de tensão entre 0 e 2,5V obtido pelo conversor A/D, pode-se relacionar a equação (6) com a (7) para se obter uma relação – equação (8) - em que se tem o número de contagens necessárias para se obter um determinado ângulo de disparo segundo um nível de tensão amostrado.

$$Cont = \frac{AD \times Cont_{MAX}}{1023 \times 2} \quad (8)$$

É importante notar que nesta equação fica claro que a determinação do número de contagens que o *Timer* deve realizar para se obter o ângulo de disparo desejado não depende diretamente da frequência da senóide da rede.

WatchDog

Outra funcionalidade importante utilizado é o *Timer* de *WatchDog* do microcontrolador. Trata-se de um registrador que realiza uma contagem até que ocorra *overflow*. Nesta situação, uma interrupção é gerada causando o *reset* do microcontrolador. Desta maneira pode-se garantir a segurança na utilização do sistema evitando-se possíveis paradas do fluxo do *software*.

Interrupções de portas

Uma das funcionalidades do MSP430 é a geração de interrupções devido às transições de níveis de tensão nas portas. Utilizam-se duas interrupções de portas para este projeto.

Uma porta é responsável por gerar interrupções toda vez que ocorre uma transição de nível lógico 1 para nível lógico 0 referenciando o momento em que a senóide da fase de referência iniciar seu semiciclo positivo. Com isto, objetiva-se estabelecer uma sincronização do sistema com a rede AC.

Uma segunda entrada é utilizada para gerar interrupções também na transição de nível lógico 1 para nível lógico 0. Neste caso a funcionalidade prevista para esta porta está ligada ao sinal enviado por um elemento externo (supervisório de tensão) responsável por identificar possíveis anomalias na alimentação do sistema. Com esta interrupção prevê-se garantir a segurança na utilização do sistema uma vez que sempre que uma anomalia na alimentação for identificada é possível tomar atitudes preventivas para se evitar ativação incorreta de chaves eletrônicas e possíveis danos aos sistemas controlados por elas.

Portas de entrada e saída

São previstas seis portas destinadas para a utilização como saídas do sistema, ou seja, como geradores dos pulsos de controle dos tiristores.

Para se definir o modo de operação do sistema faz-se necessária a utilização de três portas como entradas. Uma destinada a selecionar a largura dos pulsos a serem gerados, outra ao tipo de chave eletrônica conectada ao sistema (SCR ou TRIAC) e uma terceira para habilitação e desabilitação do sistema.

Comunicações seriais

O sistema prevê a utilização de duas formas de comunicação serial uma SPI e uma RS232. A comunicação SPI é disponibilizada para que usuários possam controlar o funcionamento do sistema à distância. O protocolo para se estabelecer comunicação com o sistema está descrito no item (Protocolo para comunicação serial) deste documento. A comunicação RS232 tem a finalidade de auxiliar desenvolvedores a realizar alterações no projeto, principalmente quando não se possui um sistema SPI para se efetuar testes de comunicação com o SAT.

Para possibilitar a comunicação SPI reserva-se três pinos do microcontrolador: um responsável por envios de dados do mestre para o escravo, um para recepção de dados do escravo pelo mestre e um para clock de sincronização. Para a comunicação RS232 reserva-se dois pinos: um para transmissão de dados e outro para recepção de dados.

Reguladores de tensão

A alimentação do circuito é projetada para ser obtida a partir de algum elemento externo que forneça $5V_{DC}$. Esta tensão é convertida para um nível de $3,3V_{DC}$ a partir de reguladores de tensão. Utiliza-se o nível de $3,3V$ devido aos níveis de tensão utilizados pelo microcontrolador MSP430.

Para tornar o projeto flexível quanto à possibilidade de utilização de diferentes reguladores de tensão, consideraram-se três circuitos integrados deste tipo. Desta forma, dependendo da disponibilidade dos componentes pode-se escolher dentre as três possibilidades.

Os CIs possíveis de serem utilizados são: TPS76333, TPS76033 e TPS71533DCKR representados na Figura 2-9.

É importante ressaltar que uma vez que um destes componentes é utilizado outro não deve estar presente. A conexão de duas fontes de tensão em paralelo poderia resultar em problemas como, por exemplo, um regulador de tensão poderia ser tomado como carga do outro. Isto ocorreria devido às imperfeições na constituição dos CIs, ou oscilações na tensão de alimentação. Estes fatores fariam a tensão gerada por eles não ser exatamente a mesma nos dois componentes forçando com que um seja tomado como carga do sistema para o outro.

Além dos reguladores de tensão citados outro é utilizado. Trata-se de um LM385-2.5 (Figura 2-10). Através deste regulador de tensão determina-se a referência de tensão positiva ($2,5V$) utilizada pelo conversor analógico-digital do microcontrolador. Este circuito integrado garante estabilidade na geração da tensão de $2,5V$ e por isso é utilizado neste projeto.

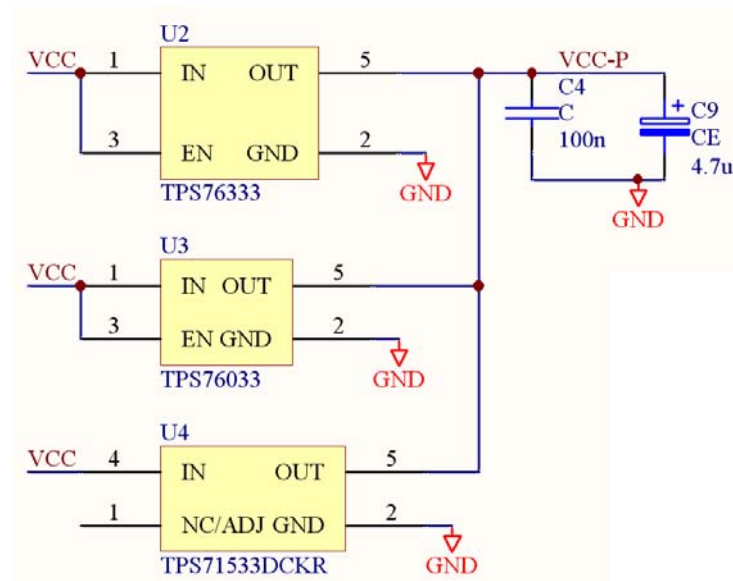


Figura 2-9 - Configuração utilizada para as fontes de tensão de 3,3V utilizadas no SAT.

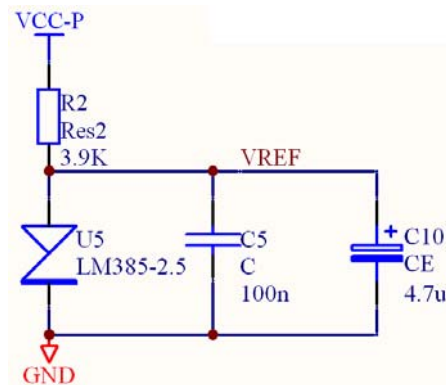


Figura 2-10 - Regulador de tensão utilizado para referência de positiva do conversor analógico-digital do microcontrolador.

Supervisório de tensão e *WatchDog*

Externamente ao microprocessador é conectado um supervisório de tensão (TPS3705-33D). Este elemento tem como função monitorar a tensão de alimentação e o fluxo do programa.

Em sua entrada PFI (*Power Fail Input*) é conectado um divisor resistivo que reduz a tensão de entrada de 5V segundo o equacionamento (9).

$$V_{PFI} = \frac{150e3}{150e3 + 330e3} \times 5 = 1,56V \quad (9)$$

Esta tensão é monitorada constantemente pelo supervisor e caso ela se reduza para um nível menor que 1,25V um sinal em nível baixo é gerado em PFO (*Power Fail Output*). Devido à inércia do sistema este tipo de sinal é suficientemente rápido (atraso de resposta de aproximadamente 0,5 μ s) a ponto de poder ser utilizado pelo microcontrolador para executar rotinas que assegurem o sistema quanto a falhas devido a uma queda de tensão.

Além de desempenhar a função de supervisor de tensão o CI escolhido possui internamente um oscilador que permite que o circuito estabeleça uma contagem de aproximadamente 1,6s, sendo que ao final desta contagem um pulso em nível lógico 0 é gerado no pino WDO (*WatchDog Out*). Este pulso é utilizado no pino de *reset* do supervisor de tensão que por sua vez envia um sinal de *reset* através da trilha NRESETWDO. Este sistema pode ser usado para monitorar o correto fluxo do programa do microcontrolador. Geralmente o pulso gerado por este *WatchDog* externo é utilizado para desencadear uma medida corretiva para que se restabeleça o fluxo normal do software (reset do microcontrolador, por exemplo).

Desta maneira, liga-se alguma porta do microcontrolador ao pino WDI (*WatchDog Input*) de forma que, em algum ponto do programa, é dado um comando para gerar pulsos em nível alto neste pino. Este procedimento reinicializa a contagem deste *WatchDog* externo impedindo-o de gerar o pulso que acarreta na reinicialização do sistema. O circuito supervisor de tensão projetado está indicado na Figura 2-11.

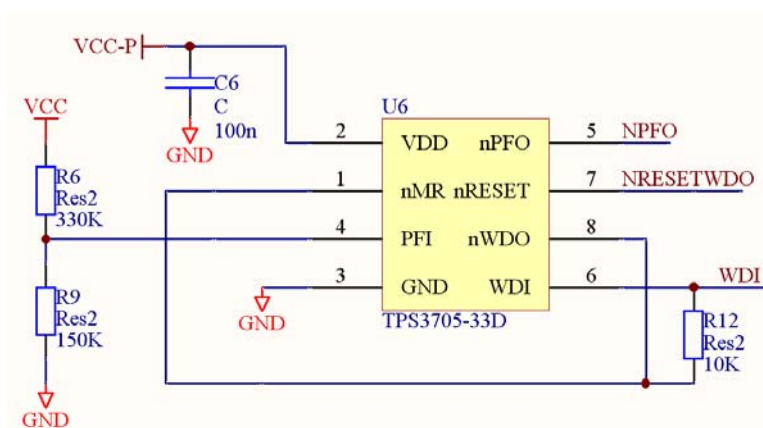


Figura 2-11 – Configuração do circuito do supervisor de tensão utilizado.

Driver RS232

A comunicação serial é um ponto forte do projeto. Esta funcionalidade permite ao usuário controlar o funcionamento do sistema à distância e permite uma maior flexibilidade no monitoramento e controle deste. Para desempenhar esta função utiliza-se comunicação SPI. Por outro lado, faz-se necessário possuir uma comunicação mais comumente utilizada nos sistemas do dia-a-dia para auxílio no desenvolvimento e testes. Para isto escolheu-se a comunicação RS232.

Para se estabelecer uma comunicação no padrão RS232 faz-se necessária a conversão dos níveis de tensão gerados pelo microcontrolador MSP430 (0-3,3V) para uma tensão diferencial em lógica negativa utilizada no padrão RS232 que pode ser de até -25 a 25V. Para realizar esta padronização, é utilizado um *driver* para comunicação RS232 (MAX232), como indicado na Figura 2-12.

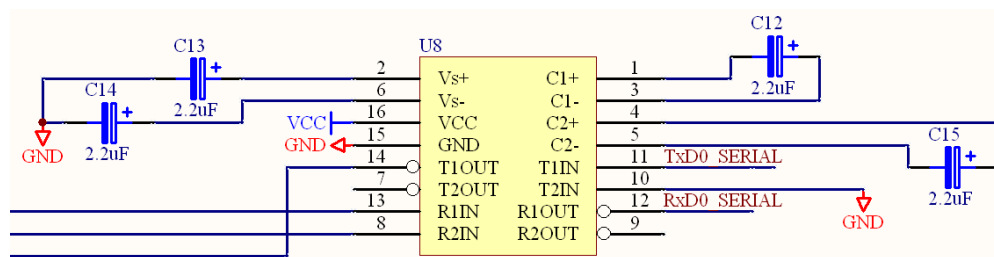


Figura 2-12 - Circuito utilizado como *driver* para padronização do sistema RS232.

O circuito integrado representado na Figura 2-13 (MAX232) funciona a partir da interpretação de níveis de tensão 0-5V, o que faz necessário o condicionamento dos níveis dos sinais de saída do microcontrolador que são de 0-3,3V. Utilizam-se dois transistores configurados conforme a Figura 2-13 para realizar este papel de condicionamento. A tensão VCC-P é de 3,3V e a tensão VCC é de 5V. Sempre que um dado de nível lógico 1 for transmitido pelo microcontrolador (Tx) o transistor é colocado em corte e a tensão de 5V chega ao CI MAX232 (TxDO Serial). Se um dado em nível lógico 0 for transmitido o transistor é posto em condução e a tensão no coletor fica muito próxima a 0V.

Algo parecido ocorre na recepção, em que, se um dado recebido for de nível lógico 0 o transistor é posto em condução e a tensão no coletor fica sendo de aproximadamente 0V. Caso o nível lógico recebido seja 1, a junção de base-emissor fica reversamente polarizada, colocando o transistor em corte forçando a tensão no coletor a ser de aproximadamente 3,3V.

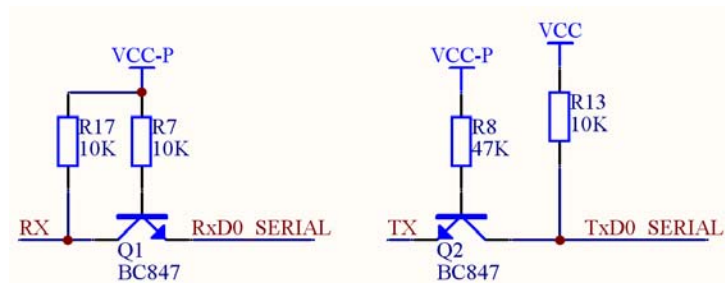


Figura 2-13 - Circuito composto por transistores utilizados para condicionar os sinais da comunicação serial.

Oscilador

Em montagens que utilizam transformadores de pulso é comum a utilização de circuitos astáveis configurados para gerar pulsos em alta frequência. Estes pulsos são importantes pois possibilitam ao transformador de pulsos a operar em um ponto ótimo. Uma vez que os pulsos de disparo de SCR ou TRIACS determinam a faixa de tempo em que estes devem estar em condução, utiliza-se uma lógica AND destes pulsos de disparo com os pulsos em alta frequência, e o sinal resultante é utilizado para garantir o objetivo de controlar a potência entregue à carga.

Para a montagem de um circuito astável, foi utilizado um CI TLC555 configurado para gerar pulsos na faixa de 44kHz. Pode-se observar pelo diagrama funcional do TLC555 (Figura 2-14) que a geração dos pulsos dá-se pelo *Set* e *Reset* de um *Latch*. Utiliza-se um elemento capacitivo em série com um resistor de forma a criar uma constante RC a qual determina a inclinação da rampa de tensão de carregamento do capacitor. Esta tensão é utilizada pelo sistema para ser comparada com uma tensão interna e a partir desta comparação gerar o *Set* (TRIG) e o *Reset* (THRES) do *Latch* a partir do qual se obtém os pulsos na saída (OUT). Sempre que ocorre o *Set* do *Latch* um MOSFET interno passa a conduzir descarregando o capacitor até que a tensão deste elemento atinja um nível que *reset* o *Latch* novamente.

Devido a esta topologia o tempo de carregamento do capacitor é geralmente diferente do tempo de descarregamento do mesmo. O tempo de carregamento é maior dado que duas resistências em série participam do processo. Para o descarregamento do capacitor, apenas uma das resistências participa do processo. Isto gera uma constante de tempo, proporcional a RC, maior para o processo de carregamento, ou seja, sempre se tem pulsos em nível alto maiores que os pulsos em nível baixo. Isto dificulta a obtenção de *dutty cycles* de 50% através de configurações convencionais.

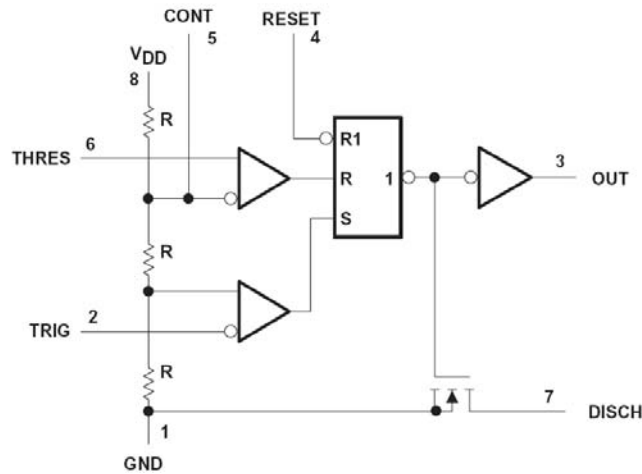


Figura 2-14 - Diagrama funcional do CI TLC555 (extraído do *datasheet* do componente).

Para que o tempo em nível alto do pulso de saída seja aproximadamente o tempo em nível baixo da onda de saída (*duty cycle* de aproximadamente 50%) utilizou-se um diodo conforme descrito no esquemático da Figura 2-15. Com esta configuração, os elementos que participam do carregamento e do descarregamento do capacitor são diferentes. No carregamento a constante é dada pela equação (10).

$$t_c = \frac{1}{(R_3 + R_{10} // R_{11}) \times C_8} \quad (10)$$

No descarregamento o diodo impede o fluxo de corrente por um dos ramos e a constante é dada pela equação (11).

$$t_D = \frac{1}{R_{11} \times C_8} \quad (11)$$

Conforme o equacionamento da folha de dados do CI os tempos em nível alto e em nível baixo segundo os componentes utilizados, são dados pela equação (12).

$$\begin{cases} t_H = 0,693 \times (6,8e3 + 9e3) \times 1e-9 = 10,95 \mu s \\ t_L = 0,693 \times 18e3 \times 1e-9 = 12,47 \mu s \end{cases} \quad (12)$$

Desta forma, a frequência total obtido para o ciclo de onda é calculado na equação (13).

$$f_T = \frac{1}{t_H + t_L} = \frac{1}{10,95e-6 + 12,47e-6} = 42,69kHz \quad (13)$$

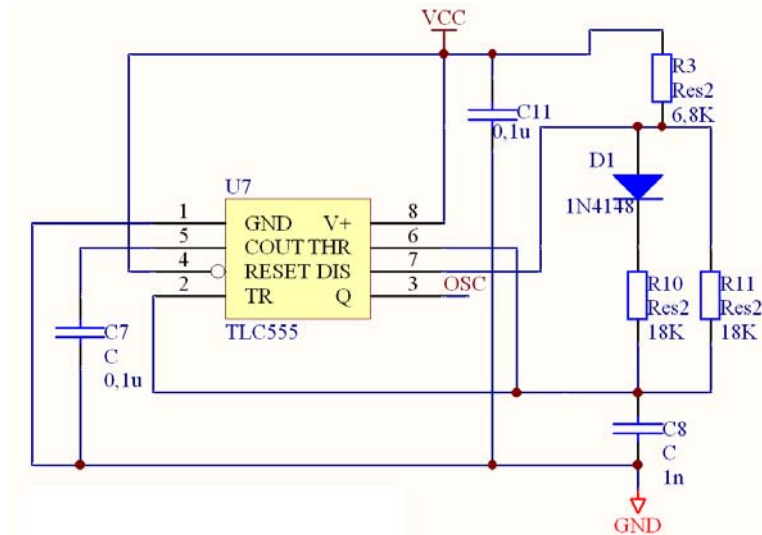


Figura 2-15 - Circuito astável utilizado no Sistema de Acionamento Trifásico.

Conectores e Jumpers

Todos os pinos de entrada ou saída pertinentes do sistema foram direcionados para uma barra de pinos 16x1 o qual facilita o acesso e uso do sistema pelo usuário.

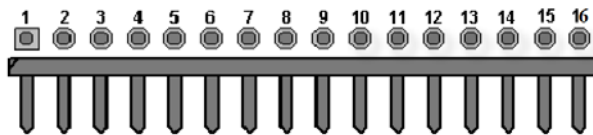


Figura 2-16 - Diagrama do barramento de 16 pinos simples utilizado para entrada e saída de informação da plataforma.

Referencia-se à Figura 2-16 as funcionalidades dos pinos, dadas por:

1. (GND) - Pino de aterramento comum (referência, 0V) entre os sistemas;
2. (VCC) - Pino de alimentação de 5V;
3. (SYNC) - Pino para entrada da forma de onda de sincronismo (0-3,3V);
4. (ALPHA) - Pino de entrada de tensão de determinação do ângulo de disparo (variação de 0 a 2,5V);
5. (EN) – Pino de entra para habilitar ou desabilitar o funcionamento da plataforma (0-3,3V);

6. (OC1) - Pino de saída para pulso de controle da fase C no semiciclo positivo (modo SCR) (0-3,3V);
7. (OC2) - Pino de saída para pulso de controle da fase C no semiciclo negativo (modo SCR) (0-3,3V);
8. (OB1) - Pino de saída para pulso de controle da fase B no semiciclo positivo (modo SCR) (0-3,3V);
9. (OB2) - Pino de saída para pulso de controle da fase B no semiciclo negativo (modo SCR) (0-3,3V);
10. (OA1) - Pino de saída para pulso de controle da fase A no semiciclo negativo (modo SCR) (0-3,3V);
11. (OA2) - Pino de saída para pulso de controle da fase A no semiciclo negativo (modo SCR) (0-3,3V);
12. (OSC) - Pino de saída para uma forma de onda quadrada estável (0-5V);
13. (MISO) - Pino para comunicação SPI (*Master Input Slave Output*);
14. (MOSI) - Pino para comunicação SPI (*Master Output Slave Input*);
15. (SCLK) - Pino para comunicação SPI (sinal de sincronismo);
16. (TODO/LPULSE) – Pino utilizado para seleção da largura de pulsos (longo ou curto);

Para a programação do *software* de controle de todo o sistema projetado, utiliza-se um programador JTAG padrão da Texas Instruments. Através deste programador é possível estabelecer conexão com o microcontrolador tanto para simplesmente programar o microcontrolador com o software desenvolvido, quanto para emular o funcionamento deste programa na fase de testes do projeto. Um esquema da pinagem do JTAG utilizado está representado na Figura 2-17.

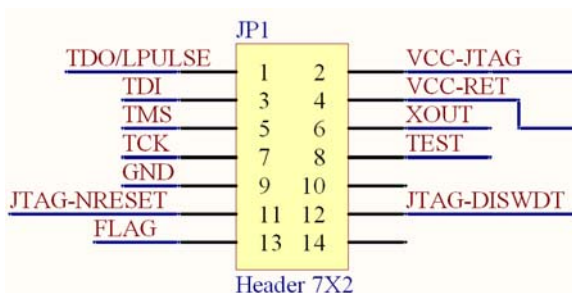


Figura 2-17 - Conector utilizado para a programação JTAG.

Para oferecer interfaceamento com o usuário optou-se pela configuração do modo de operação do sistema via *jumper*. Foram utilizados três *jumpers* para a configuração de

funcionamento do sistema: um para a escolha da largura de pulso a ser gerado (pulso curto ou longo), um para habilitação e desabilitação do sistema e um para a escolha do tipo de dispositivo a ser utilizado como chave (SCR ou TRIAC). Os sinais de comunicação SPI também passam por *jumpers* o que permite, caso seja considerado pertinente, utilizar as três portas ligadas a esta função de outra forma que não para comunicação. Estes *jumpers* estão representados na Figura 2-18.

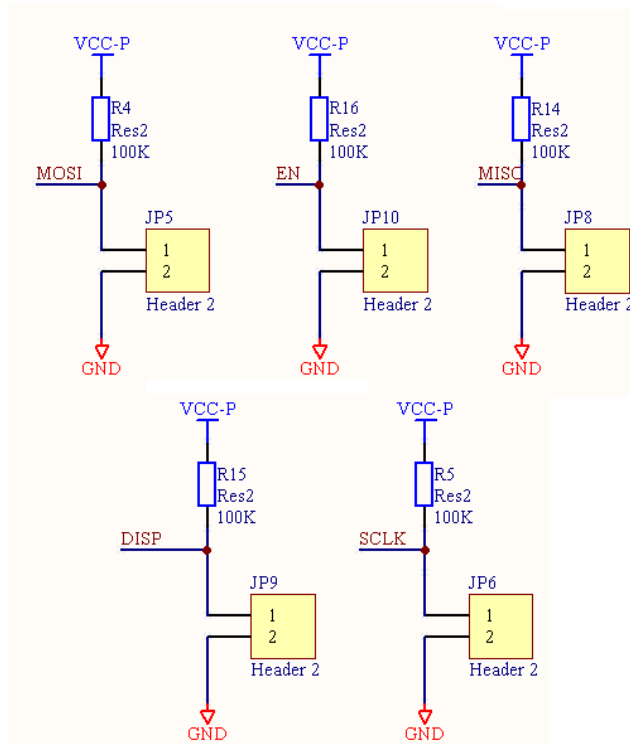


Figura 2-18 - Conjunto de *jumpers* utilizados para a seleção do modo de funcionamento do sistema.

A utilização dos *jumpers* permite também dois modos de seleção das opções desejadas pelo usuário: via presença ou ausência do *jumper* (fechando/abrindo o circuito) ou via níveis de tensão externos.

O modo mais simples de configurar a forma que o sistema funcionará é fechando ou abrindo o circuito nos pontos indicados pelos *jumpers*. Com isto é possível forçar nível lógico 0 ou 1 às portas do microcontrolador indicando a opção desejada pelo usuário.

Outra forma de se selecionar as opções de funcionamento do sistema é manter todos os pontos que possuem *jumpers* abertos e impor a tensão diretamente à porta do microcontrolador através dos pinos do header de comunicação externa (Figura 2-16). Este método só não se aplica para o *jumper* JP9 responsável pela indicação do tipo de dispositivo a ser utilizado (SCR ou TRIAC), pois não existe ligação deste elemento para com

o conector de ligações externas. Isto é projetado desta forma pois se espera que o tipo de chave eletrônica a ser utilizada não se altere no decorrer da utilização do SAT. Desta maneira faz-se necessário indicar o tipo de dispositivo apenas no início da utilização sem que alterações à distância (níveis de tensão externos) seja desejável.

Outros dois *jumpers* são utilizados apenas por programadores (Figura 2-19). Através de um deles seleciona-se a fonte de *reset* do microcontrolador (JTAG ou supervisor de tensão) sendo que para usuários do sistema o funcionamento normal ocorre com o *reset* via supervisor de tensão. Através do outro *jumper* se seleciona a fonte de alimentação do microcontrolador (JTAG ou regulador de tensão), sendo que para usuários o funcionamento comum é com alimentação via regulador de tensão.

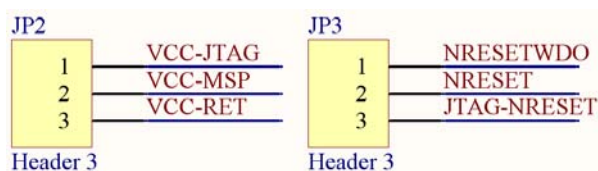


Figura 2-19 - Conjunto de *jumpers* utilizados para configuração pelo programador.

O esquemático deste projeto encontra-se anexo a este documento (ANEXO A- Esquemático do SAT.). A partir deste esquemático elaborou-se o projeto da PCB em questão. As vistas superiores e inferiores desta PCB encontram-se anexas nos itens: ANEXO C- PCB Vista Superior e ANEXO D- PCB Vista Inferior.

2.2 Projeto de Software

Para o desenvolvimento do *software* de controle foi utilizado todo ferramental existente no sistema operacional Linux. As ferramentas disponíveis nesse sistema operacional além de serem *softwares* livres, de domínio público, também são reconhecidas como ferramentas estáveis e confiáveis compostas, ainda, por um dos melhores compiladores existentes na atualidade.

O *software* Emacs foi utilizado como editor para o programa que foi criado. Esta ferramenta é um conceituado editor de texto, usado por programadores e usuários que necessitam desenvolver documentos técnicos nos mais diversos sistemas operacionais. Este programa possui sua base em Lisp o que permite que ele se torne configurável ao ponto de se transformar em uma ferramenta completa, tornando-se um dos editores de texto mais poderosos que existe. Algumas de suas funcionalidades são:

- Edição colorida e destacada para programação em Lisp, Assembly, HTML, Python, ShellScript, C++, etc;
- Aceita configurações para comandos de *shell*;
- Programável em Emacs Lisp (como um “dialeto” de Lisp utilizado para o Emacs);
- Flexibilidade que permite rodar até mesmo jogos dentro dele, navegadores web e outros programas.

Para realizar a compilação do programa desenvolvido, foi utilizado o MSPGCC. Este programa é um pacote de ferramentas de compilação que permite, por exemplo, gerar códigos *Assembly* e hexadecimal a partir de um código C, além de oferecer uma interface para a programação JTAG. Este compilador é uma versão que possibilita compilar programas para microcontroladores MSP430. Sua base é o GCC que é um conjunto de compiladores de linguagens de programação produzido pelo projeto GNU. Possui licença de uso livre e é um componente-chave do conjunto de ferramentas GNU.

A partir destas três bases: Emacs, MSPGCC e JTAG foi possível desenvolver o programa necessário para se obter os pulsos de acionamento dos tiristores e posterior programação deste no microcontrolador. A linguagem de programação utilizada foi a linguagem C por se tratar de uma linguagem de alto nível praticamente universal.

A intenção inicial de utilizar apenas *softwares* livres não pode ser atingida devido à dificuldade para encontrar um *software* livre destinado à depuração que atingisse às necessidades objetivadas para o projeto. Para facilitar o esforço de depuração e recolhimento de dados em processos de testes optou-se por utilizar o *software* IAR *Embedded Workbench* da empresa *IAR Systems*. Este *software* é uma ferramenta completa de programação para sistema operacional Windows. Neste *software* encontra-se um editor para se digitar o programa, um compilador que suporta linguagem C ou *Assembly* e uma ferramenta de depuração que possibilita acompanhar passo a passo o desenrolar do programa criado tanto em processo de simulação quanto de emulação. Esta ferramenta permite visualizar o código *Assembly* gerado a partir da linguagem C programada além de ser possível inserir *break points* em qualquer ponto do programa. Com esta ferramenta foi possível realizar um bom processo de depuração do *software* criado para a plataforma objetivada.

2.1.3 Especificação dos Requisitos do Software

Finalidade do *software*

Esta especificação define as exigências para o projeto do *software* de controle para geração de seis sinais retangulares destinados ao acionamento de SCRs ou TRIACS segundo um ângulo de disparo definido pelo usuário através de um nível de tensão analógico. A especificação é destinada para o uso tanto por usuários finais quanto por desenvolvedores.

Objetivo do *software*

O *software* é parte de uma plataforma desenvolvida para gerar 6 (seis) pulsos (sinais retangulares) com a finalidade de acionar SCRs ou TRIACS em sistemas trifásicos através das configurações em (1) modo atuante (*jumpers*, ou níveis de tensão externos) ou (2) modo comunicação através de protocolo de comunicação serial SPI.

Para a utilização do modo atuante prevêem-se serem necessários 5 (cinco) sinais de entrada:

- **Largura de Pulso** - Sinal destinado a indicar escolha do tipo de pulso a ser gerado pelo sistema. Prevê-se: pulso curto ou pulso longo;
- **Sincronismo** - Sinal destinado a indicar o instante em que o semiciclo positivo da senóide de referência se inicia;
- **Ângulo de disparo** - Sinal analógico utilizado para determinar o ângulo de disparo desejado pelo usuário;
- **Habilitador** - Sinal que habilita ou desabilita o sistema. Com este sinal pára-se o funcionamento do sistema colocando todas suas saídas em nível lógico "0";
- **Dispositivo** - Sinal em que o usuário indica o tipo de dispositivo que será utilizado. Prevê-se: SCR ou TRIAC.

Para o modo comunicação prevê-se a utilização de dois protocolos de comunicação: SPI e RS232 (via UART). O modo SPI é destinado ao controle remoto do sistema, enquanto o modo RS232 é destinado a oferecer um auxílio à desenvolvedores durante a realização de alterações e testes no *software*.

Visão Geral do Sistema

Uma visão geral da topologia do sistema a ser abordado está representada na Figura 2-20.

As características mais marcantes do sistema são:

1. A rede trifásica considerada tem defasagem entre as fases de 120° ($2\pi/3$ rad);
2. O sistema funciona com comunicação SPI ou com sinais elétricos externos/ *jumpers*. Para a utilização da comunicação serial devem-se seguir os padrões definidos pelo protocolo de comunicação criado para o sistema;
3. Os sinais gerados pelo *software* devem seguir para um conjunto de amplificadores para sua esperada aplicação, cabendo ao usuário a montagem destes amplificadores.

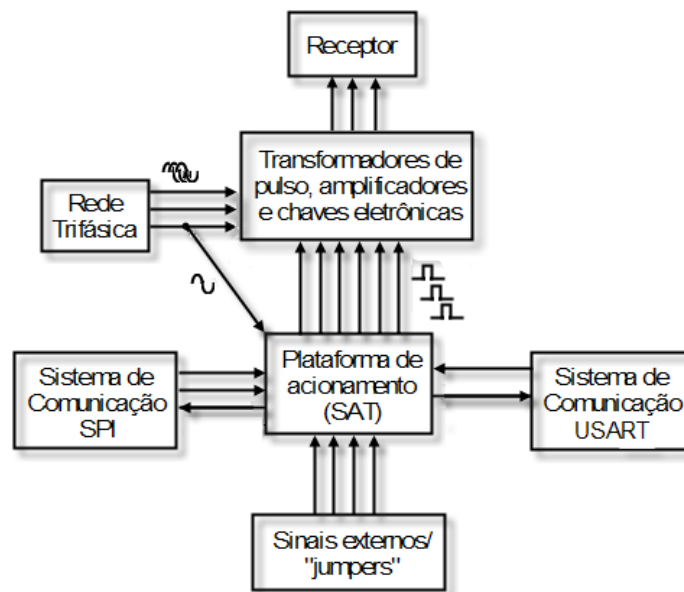


Figura 2-20 - Representação com uma visão geral do sistema a ser abordado para geração do software.

Perspectivas do Produto

Interfaces de Usuário

Este projeto aborda o desenvolvimento de um sistema embarcado, tendo como interface para o usuário somente *jumpers* para configuração do funcionamento do sistema, ou comunicação serial SPI.

i. Sinais externos/ *Jumpers*

O usuário pode utilizar uma combinação de *jumpers* para selecionar a forma como o sistema funcionará. Prevê-se também que com a correta seleção dos *jumpers* o usuário possa indicar o nível lógico desejado externamente. Este processo deve ser possibilitado através da barra de pinos de conexão externa.

ii. Sistema de Comunicação SPI

O usuário pode utilizar um sistema com comunicação SPI para enviar comandos para o sistema a fim de selecionar as opções desejadas. O acesso a este modo é feito externamente através da barra de pinos de conexão externa.

Interfaces de Hardware

Um esboço do *hardware* do SAT está indicado na Figura 2-21.

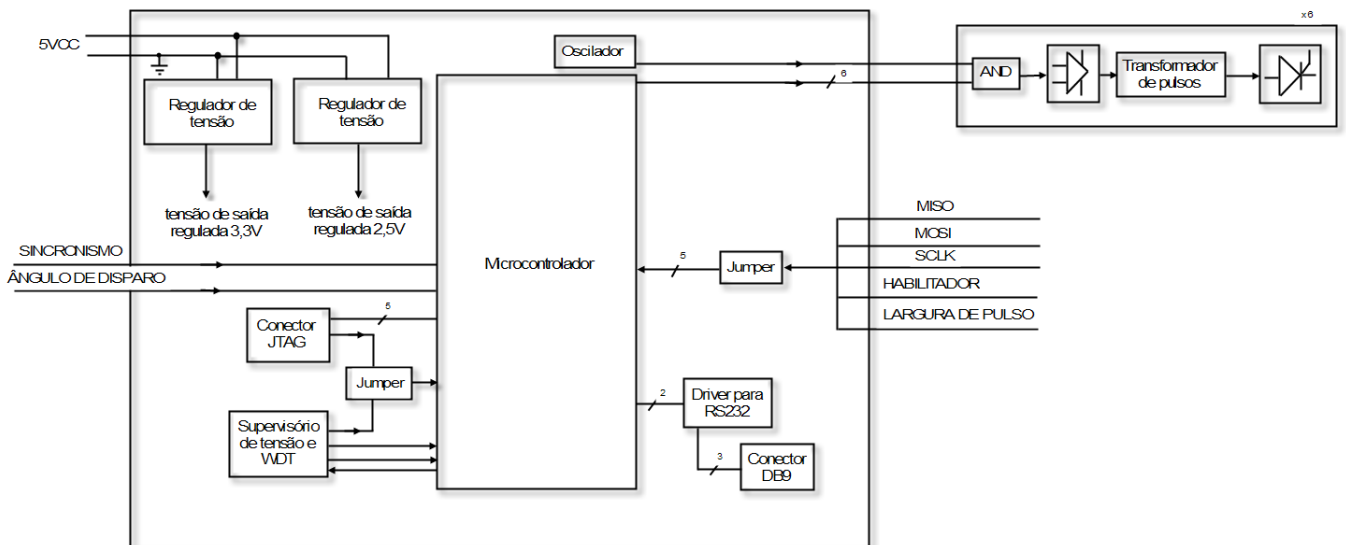


Figura 2-21 – Esboço do *hardware* do SAT (sem todos os detalhes e interconexões).

Principais módulos do Hardware - Sumário

Tabela 2-4 - Principais componentes de *hardware* do SAT.

Item	Descrição	Quantidade
1	Sistema de acionamento trifásico	1
2	Regulador de tensão - 3,3V	1

3	Regulador de tensão - 2,5V	1
4	Supervisor de tensão e WDT	1
5	Oscilador	1
6	Conector JTAG	1
7	Conector DB9	1
8	<i>Driver</i> para RS232	1
9	<i>Headers</i>	6
10	Microcontrolador	1
11	Circuitos externos para condicionamento do Sinal em Aplicações Trifásicas	6
12	Lógica AND	1
13	Amplificador	1
14	Transformador de Pulsos	1
15	SCR	1
16	Circuitos externos para condicionamento da fase de referência	1

Componentes internos do SAT

Os componentes que são ligados internamente para formar o SAT são descritos:

1. Regulador de Tensão de 3,3V;
2. Regulador de Tensão de 2,5V;
3. Supervisor de Tensão e WDT;
4. Oscilador;
5. Conector JTAG;
6. Conector DB9;
7. Driver para RS232;
8. Jumper;
9. Microcontrolador.

Componentes externos ao SAT

Os componentes que são necessários para serem ligados externamente para utilização dos sinais gerados pelo SAT são descritos a seguir (estas ligações e montagens são de responsabilidade do usuário do SAT).

1. Lógica AND;

2. Amplificador;
3. Transformador de Pulsos;
4. SCR;
5. Circuitos externos para condicionamento da fase de referência.

Método de Entrada de Parâmetros

Jumpers e/ou Sinais Externos

A utilização de níveis de tensão de 0 ou 3,3V definem dois níveis lógicos, 0 e 1, respectivamente. O sistema prevê a utilização de *jumpers* para definir estes níveis de tensão e, por conseguinte, definir os parâmetros de entrada que indicam o tipo de saída desejada. Outra forma de se impor estes níveis de tensão é através de sinais externos aplicados aos pinos correspondentes do SAT.

Interfaces de Comunicação

Comunicação SPI

É possível a interação com o sistema por meio da comunicação SPI. Através deste tipo comunicação é possível definir o tipo de saída que deve ser gerado pelo SAT.

Comunicação RS232

É possível se obter a interação com o sistema por meio da comunicação RS232. Através deste protocolo de comunicação é possível monitorar o desenvolvimento e alterações do programa e realizar a aquisição de dados.

Operações

1. Manual (Através de níveis de tensão externos e/ou *jumpers*)
2. Remoto (Através de comunicação SPI)

Funções do Produto

O SAT atende às seguintes funções:

1. Geração de pulsos para ativação de chaves eletrônicas de potência em sistemas trifásicos;

2. Geração de pulsos de disparo curtos;
3. Geração de pulsos de disparo longos;
4. Obtenção dos parâmetros de entrada através *hardware* (*jumper*/sinais externos);
5. Obtenção dos parâmetros de entrada através de protocolo SPI.

Características dos Usuários

Usuários Finais

Pessoas que tenham acesso à plataforma desenvolvida e destina sua utilização para aplicações em ambientes ligados à eletrônica de potência. Incluem-se alunos e qualquer outro usuário que deseje utilizar a plataforma.

Desenvolvedores

Pessoas engajadas no desenvolvimento e melhoramento da plataforma, assim como engajadas no estudo do sistema.

Dependências e pressuposições para o desenvolvimento

1. O *software* é desenvolvido utilizando linguagem C ANSI.
2. Interfaces de *hardware*, para a programação e desenvolvimento de *software*, já existentes e são GPL.
3. O circuito de amplificação, o transformador de pulsos e as chaves eletrônicas devem ser montados pelo usuário. Também fica sob responsabilidade do usuário o condicionamento da tensão de uma das fases da rede para utilização como sincronismo.

2.1.4 Desenvolvimento das rotinas de software

Pode-se dizer que a programação deste projeto foi baseada em objetos. Para o correto funcionamento do SAT é necessário que ao mesmo tempo em que o sistema estiver utilizando informações previamente amostradas e processadas, ele necessita estar amostrando e processando novas informações (atualizando) para posterior utilização. Desta maneira, definem-se para o projeto dois registros de forma que o sistema possa ler um enquanto armazena informações no outro. Basicamente, todas as rotinas são destinadas à escrita, leitura e controle destes registros, daí a idéia de orientação a objetos.

Estrutura dos registros

- **tiristores** → Vetor de 12 posições;

Tipo: *Unsigned integer de 8bits;*

Descrição: Vetor de armazenamento do código para identificação da porta a ter seu estado alterado dependendo da interrupção gerada. Todo valor de contagem de interrupção tem associado a si um código que indica qual ação deve-se tomar para cada interrupção (alteração do estado das portas).

Valores esperados: Os valores esperados estão indicados na Tabela 2-5 juntamente com a descrição das ações associadas a eles.

Tabela 2-5 - Relação dos códigos para alteração dos estados das portas de saída e seus significados.

Valor (ASCII)	Ação
A	Colocar porta associada ao ciclo positivo da senóide de referência em nível lógico 1.
B	Colocar porta associada ao ciclo positivo da senóide de referência em nível lógico 0.
C	Colocar porta associada ao ciclo negativo da senóide defasada de 240° da de referência em nível lógico 1.
D	Colocar porta associada ao ciclo negativo da senóide defasada de 240° da de referência em nível lógico 0.
E	Colocar porta associada ao ciclo positivo da senóide defasada de 120° da de referência em nível lógico 1.
F	Colocar porta associada ao ciclo positivo da senóide defasada de 120° da de referência em nível lógico 0.
G	Colocar porta associada ao ciclo negativo da senóide de referência em nível lógico 1.
H	Colocar porta associada ao ciclo negativo da senóide de referência em nível lógico 0.
I	Colocar porta associada ao ciclo positivo da senóide defasada de 240° da de referência em nível lógico 1.
J	Colocar porta associada ao ciclo positivo da senóide

	defasada de 240° da de referência em nível lógico 0.
L	Colocar porta associada ao ciclo negativo da senóide defasada de 120° da de referência em nível lógico 1.
M	Colocar porta associada ao ciclo negativo da senóide defasada de 120° da de referência em nível lógico 0.

- **tempos** → Vetor de doze posições;

Tipo: *Unsigned integer de 16bits.*

Descrição: Vetor de armazenamento do número de contagens necessárias para que ocorra uma interrupção de *Timer*.

Valores esperados: Os valores esperados são de 0 até (FFFF)h.

- **flag_ready** → Variável;

Tipo: *Boolean.*

Descrição: Indicação de vetor atualizado e pronto para ser lido.

Valores esperados: Os valores esperados são de *TRUE* ou *FALSE*.

- **pulso** → Variável;

Tipo: *Boolean.*

Descrição: Indicação do tipo de pulso para o qual os valores foram calculados (pulsos curtos ou largos).

Valores esperados: Os valores esperados são de *TRUE* ou *FALSE*.

- **disp** → Variável;

Tipo: *Boolean.*

Descrição: Indicação do tipo de dispositivo para o qual os valores foram calculados (SCR ou TRIAC).

Valores esperados: Os valores esperados são de *TRUE* ou *FALSE*.

Estrutura de Processos

O *software* desenvolvido é basicamente um laço fechado composto por 7 procedimentos que são executados continuamente enquanto o sistema estiver ativo. Uma visão geral de como funciona este laço fechado está indicado no diagrama de interrupções representado na Figura 2-22.

Assim como indicado no diagrama de interrupções, em paralelo às funções que compõem o laço fechado, espera-se que três procedimentos distintos possam ocorrer: a interrupção por estouro de *Timer*, a interrupção por descida de borda na porta (*SYNC*) e a interrupção de indicação de falha de alimentação. Em qualquer ponto do laço fechado espera-se que possa ocorrer alguma dessas três interrupções e, neste caso, o programa é desviado para a determinada RTI.

Para uma análise mais aprofundada do *software* desenvolvido apresenta-se nas sessões seguintes um detalhamento de cada bloco indicado na Figura 2-22.

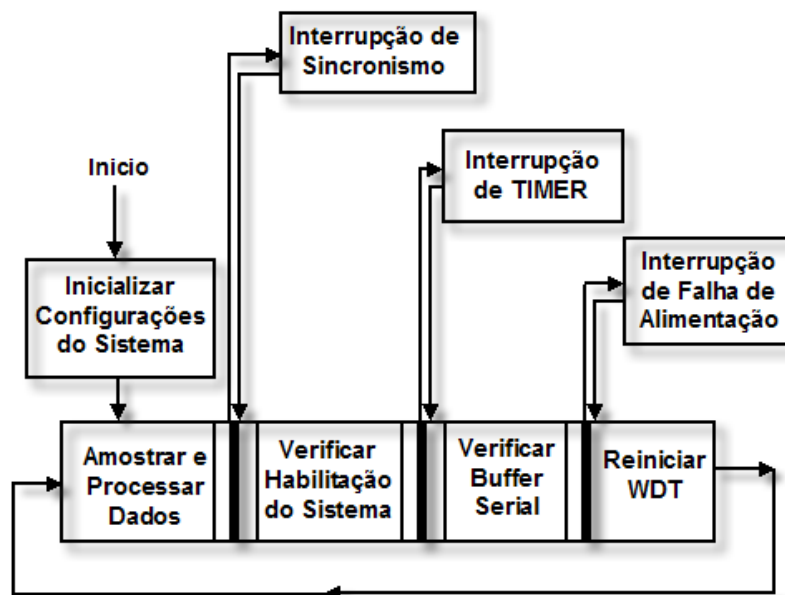


Figura 2-22 - Diagrama de interrupções da lógica implementada no *software* de controle do Sistema de Acionamento Trifásico.

Inicializar configurações do sistema

Quando o SAT é ligado o procedimento inicial é inicializar as configurações de todo microcontrolador. Esta é a função deste bloco conforme indicado na Figura 2-23.

Inicialmente ativa-se o funcionamento do sistema via oscilador por cristal externo. Neste projeto duas das principais necessidades são velocidade de processamento e estabilidade da frequência utilizada pelo microcontrolador, por isso utiliza-se um cristal de 3,6864MHz. O primeiro procedimento é necessário, pois os microcontroladores MSP430 podem trabalhar em modo DCO e este é o modo padrão em que o sistema inicializa seu funcionamento.

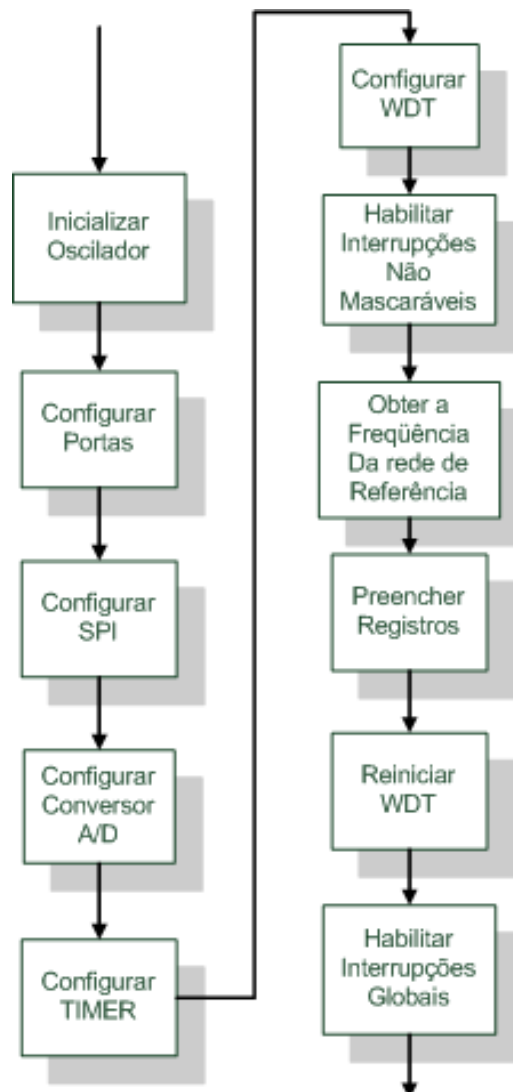


Figura 2-23 - Fluxograma do bloco de inicialização do sistema.

Os procedimentos seguintes configuram as funções das portas do microcontrolador (entrada, saída ou funções especiais), a USART para operar no modo SPI, o conversor A/D, o *Timer*, o *WatchDog* e por último ativa-se as interrupções não mascaráveis. Ao final da execução de cada um destes procedimentos o sistema executa uma rotina para determinação automática da frequência da senóide de referência da rede.

Para que seja possível gerar os pulsos de disparo na temporização correta deve-se saber indiretamente a frequência de operação da rede. O que o sistema faz é aguardar o instante em que ocorre uma interrupção de sincronismo e neste instante se inicia a contagem do *Timer*. Quando outra interrupção de sincronismo ocorre a contagem do *Timer* é armazenada como sendo a contagem máxima necessária para um ciclo completo da onda de referência da rede. Este valor relaciona-se com a frequência da senóide de referência e com a frequência do oscilador. Desta forma é possível calcular, a partir de relações diretas já indicadas na equação (8), a contagem a ser realizada pelo *Timer* para se decorrer um determinado tempo desejado (ângulo referente ao disparo).

Antes de entrar no laço principal do sistema um procedimento é chamado a fim de calcular o valor das contagens em que se deve ocorrer alteração de estado das portas (valores para interrupções de *Timer*). A última ação executada neste bloco é a habilitação das interrupções globais.

Com isto, o sistema inicia a execução dos procedimentos do laço fechado até que uma interrupção de sincronismo ocorra, neste instante os registradores de interrupção do *Timer* são carregados e a partir deste instante o sistema inicia o processo de geração de pulsos.

Amostrar e processar dados

Como já foi especificado anteriormente, dois registros são utilizados: uma para leitura e um para escrita dos dados. Este bloco é responsável por armazenar as informações pertinentes no registro que não está sendo lido. A seqüência dos procedimentos está indicada na Figura 2-24.

Se existirem vetores sem informações atualizadas (*flag_ready=0*), inicialmente inicia-se o processo de conversão A/D do sinal de referência fornecido pelo usuário. A partir deste valor e do valor de contagem máxima para se ter um ciclo completo de onda calcula-se, através da equação (8), o número de contagens para se obter o início do pulso de

acionamento desejado pelo usuário. Em seguida calculam-se todos os outros doze valores de contagem para se obter as interrupções de *Timer* e armazenam-se estas informações no registro de escrita em questão.

O passo seguinte é ordenar crescentemente os dados de tempos do registro. Uma vez que os dados de tiristores estão relacionados com os dados de contagens para o *Timer*, estes também são rearranjados à medida que ocorre a ordenação. Para este procedimento utilizou-se um algoritmo de ordenação *Quick Sort*.

O Quicksort é um algoritmo de ordenação interna mais rápido que se conhece para uma ampla variedade de situações, sendo provavelmente mais utilizado do que qualquer outro algoritmo. O algoritmo foi inventado por C. A. R. Hoare em 1960 na Universidade de Moscou [11]. Por se tratar de um algoritmo rápido de ordenação, optou-se por sua utilização no *software* desenvolvido a fim de não comprometer o tempo de processamento e, por conseguinte, ser possível executar todos os procedimentos de cálculos antes do fim de um ciclo de uma senóide.

Por último altera-se o estado da *flag* para indicar que o registro foi atualizado e está pronto para a leitura.

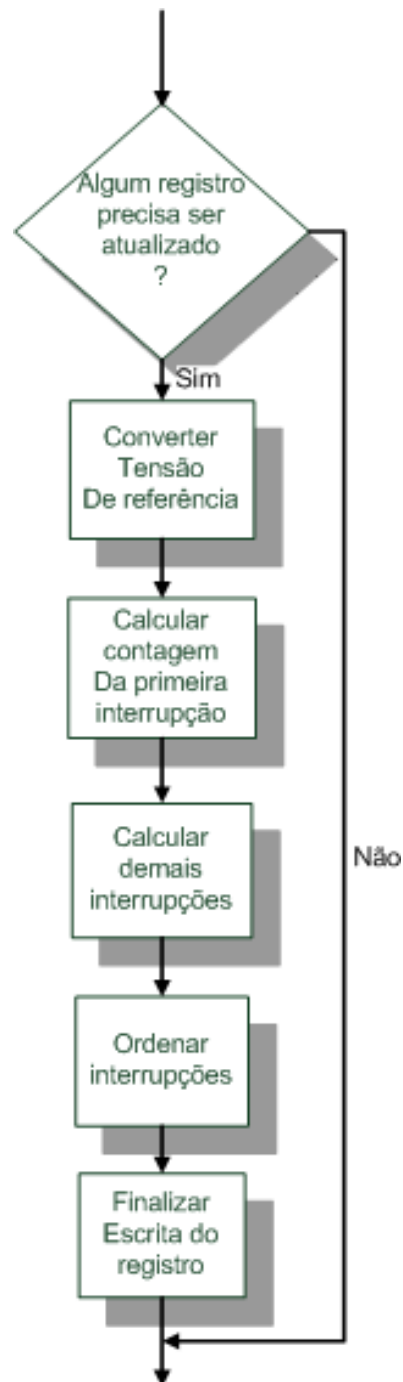


Figura 2-24 – Fluxograma do bloco de amostragem e processamento dos dados.

Verificar habilitação do sistema

Neste ponto o *software* monitora a porta de entrada ligada à função de indicação de habilitação do sistema. Caso um nível lógico 0 nesta porta seja identificado, todas as interrupções do sistema são desativadas e as portas de saída recebem nível lógico 0. O programa mantém-se em um laço fechado executando a reinicialização dos *WatchDogs* e

monitorando a porta de habilitação. Caso um nível lógico 1 seja identificado o sistema recalcula os valores para o acionamento e reativa as interrupções do sistema permitindo o retorno ao fluxo normal do programa. A seqüência de procedimentos executados neste bloco está indicada na Figura 2-25.

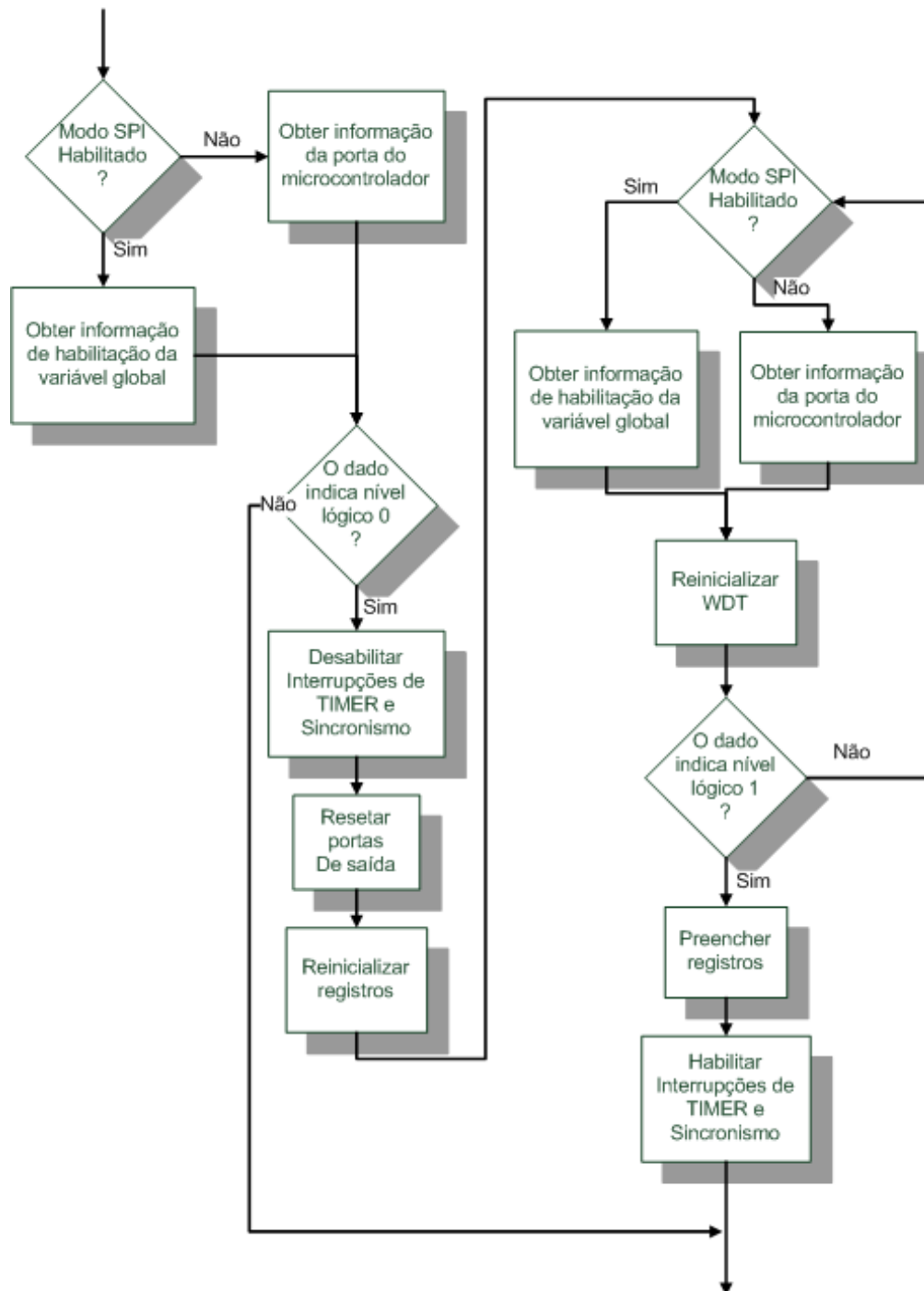


Figura 2-25 - Fluxograma do bloco de habilitação do sistema.

Verificar *Buffer* Serial

Uma das funcionalidades do SAT é a possibilidade de operá-lo remotamente via comunicação serial síncrona no padrão SPI. Uma vez que o sistema é dedicado à geração de pulsos de saída e não estabelecer comunicação com outros sistemas, não se utiliza a interrupção de recepção e envio de dados deste periférico. Sempre que um dado for enviado para o SAT este só será lido e avaliado neste ponto do programa. O procedimento segue conforme indicado na Figura 2-26.

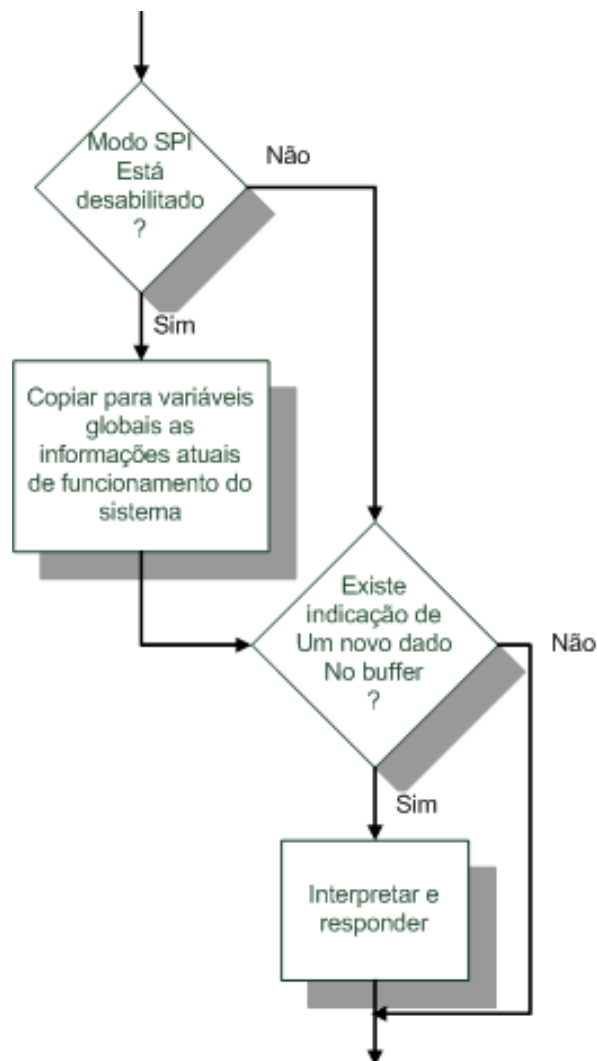


Figura 2-26 - Fluxograma do bloco de verificação do buffer serial.

Inicialmente o procedimento só é iniciado caso não haja um dado sendo transmitido. Caso isto não esteja ocorrendo verifica-se se o sistema está operando em modo SPI ou via sinais elétricos aplicados às portas de entrada. Neste último caso, o sistema copia as informações dos registros para as variáveis de controle do modo SPI. Com isto, caso o

sistema seja alterado para operar em modo de comunicação serial ele se iniciará com as últimas configurações utilizadas.

Na seqüência, é verificado se algum dado foi recebido e, neste caso, primeiramente reiniciam-se os *WatchDogs* para se evitar que o microcontrolador seja reinicializado. Em seguida uma rotina de interpretação do dado e tomada de decisões é executada. Para o funcionamento em modo de comunicação serial foi estabelecido um protocolo de comunicação que deve ser obedecido pelo sistema de controle. Este protocolo está descrito na sessão (0 Protocolo para comunicação serial).

Reiniciar *WatchDogs*

Esta rotina simplesmente reinicia a contagem dos *WatchDogs* externo e interno impedindo que um reset do microcontrolador ocorra. Este simples processo está indicado na Figura 2-27.

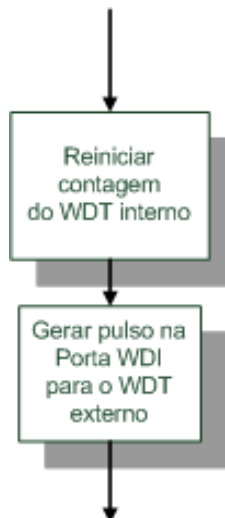


Figura 2-27 - Fluxograma do bloco de reinicialização dos WDT.

Interrupção de sincronismo

A interrupção de sincronismo ocorre em transições de nível lógico 1 para 0 que devem referenciar o início do ciclo positivo da senóide de referência. Esta interrupção é utilizada tanto para determinação automática do número de contagens relacionado a um ciclo completo da senóide quanto para sincronização (tempo 0) para geração dos pulsos de disparo dos tiristores. Desta forma, ela está subdividida em três processos: Início da determinação da contagem máxima, fim da determinação da contagem máxima e

sincronização para geração dos pulsos. Estes processos são determinados de acordo com o valor de uma variável global.

Se esta RTI estiver sendo utilizada para o início da detecção automática da contagem máxima, simplesmente a contagem do *Timer* é iniciada e indica-se que o fim da detecção da contagem máxima é o passo seguinte, conforme indicado na Figura 2-28(a).

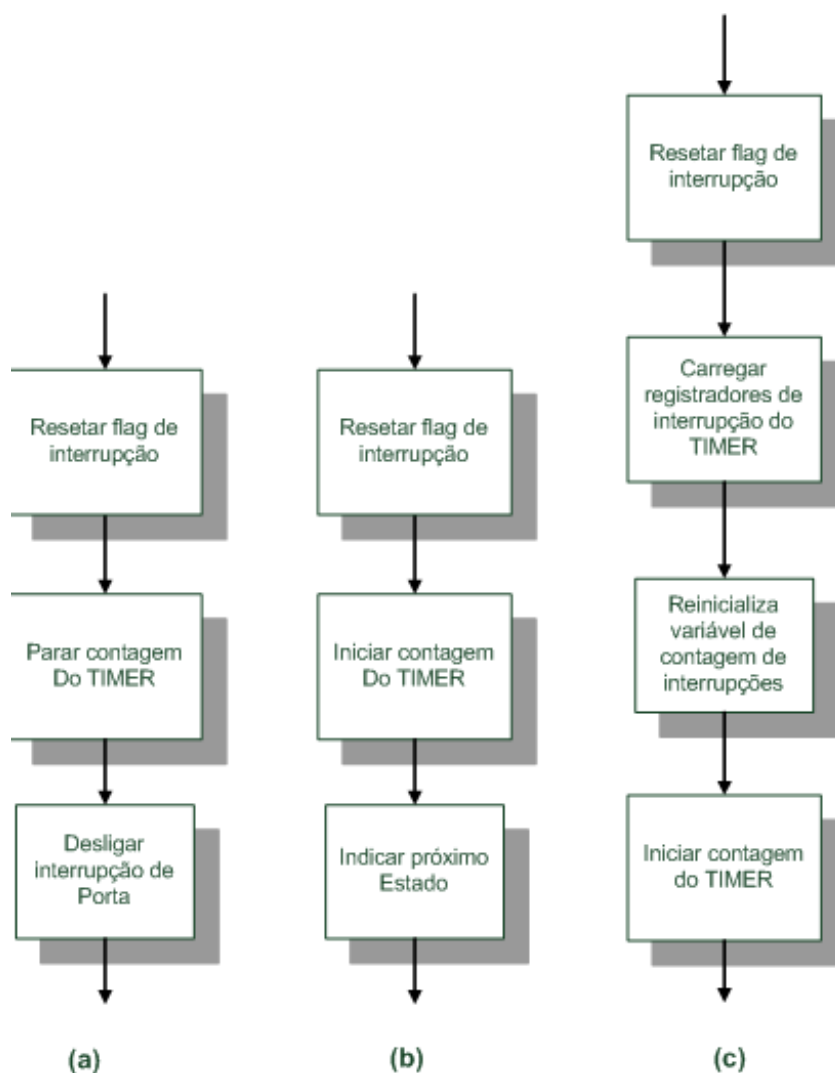


Figura 2-28 – Fluxogramas: (a) início (b) fim da detecção automática da contagem máxima associada à RTI de sincronismo. E (c) sincronismo do sistema a partir da RTI de sincronismo.

No fim da detecção da contagem máxima, desativam-se as interrupções de *Timer* e de sincronismo, isto está indicado na Figura 2-28(b).

Caso a interrupção esteja sendo utilizada para sincronização do sistema, inicialmente a variável global de contagem de interrupções é zerada, os dois registradores de interrupção

de *Timer* recebem os primeiros valores armazenados no registro de leitura e o *Timer* tem sua contagem reinicializada. Isto pode ser facilmente visualizado na Figura 2-28(c).

Interrupção de *Timer*

A interrupção de *Timer* é a responsável por gerar os pulsos nos instantes necessários. A cada ciclo são geradas doze interrupções de *Timer*, pois são necessários dois tempos: um para setar uma porta e outro para resetá-la. Desta maneira espera-se que o sistema entre na interrupção de *Timer* 12 vezes. Cada vez que esta rotina de tratamento de interrupção ocorre, inicialmente é chamada uma função para alterar o estado da porta relacionada à interrupção de acordo com o número de contagens de interrupção de *Timer* indicada pela variável global. Em seguida esta variável é incrementada e o registrador que ocasionou a interrupção recebe um novo valor. Este processo se repete até que a última interrupção seja atendida neste caso a contagem do *Timer* é parada e, caso o outro registro esteja pronto para a leitura, é efetuada a troca do registro de leitura. Uma representação deste procedimento está indicada na Figura 2-29.

Interrupção de Falha na Alimentação

O supervisor de tensão externo gera um sinal caso a tensão de alimentação do sistema caia para um nível considerado arriscado para o funcionamento do sistema. Neste caso o SAT utiliza este sinal para chamar uma RTI. Neste processo as interrupções de *Timer* e de sincronismo são desativadas, as portas de saída recebem nível lógico 0 e o programa entra em um laço fechado a fim de aguardar que os *WatchDogs* reiniciem o microcontrolador. A representação deste processo está indicada na Figura 2-30.

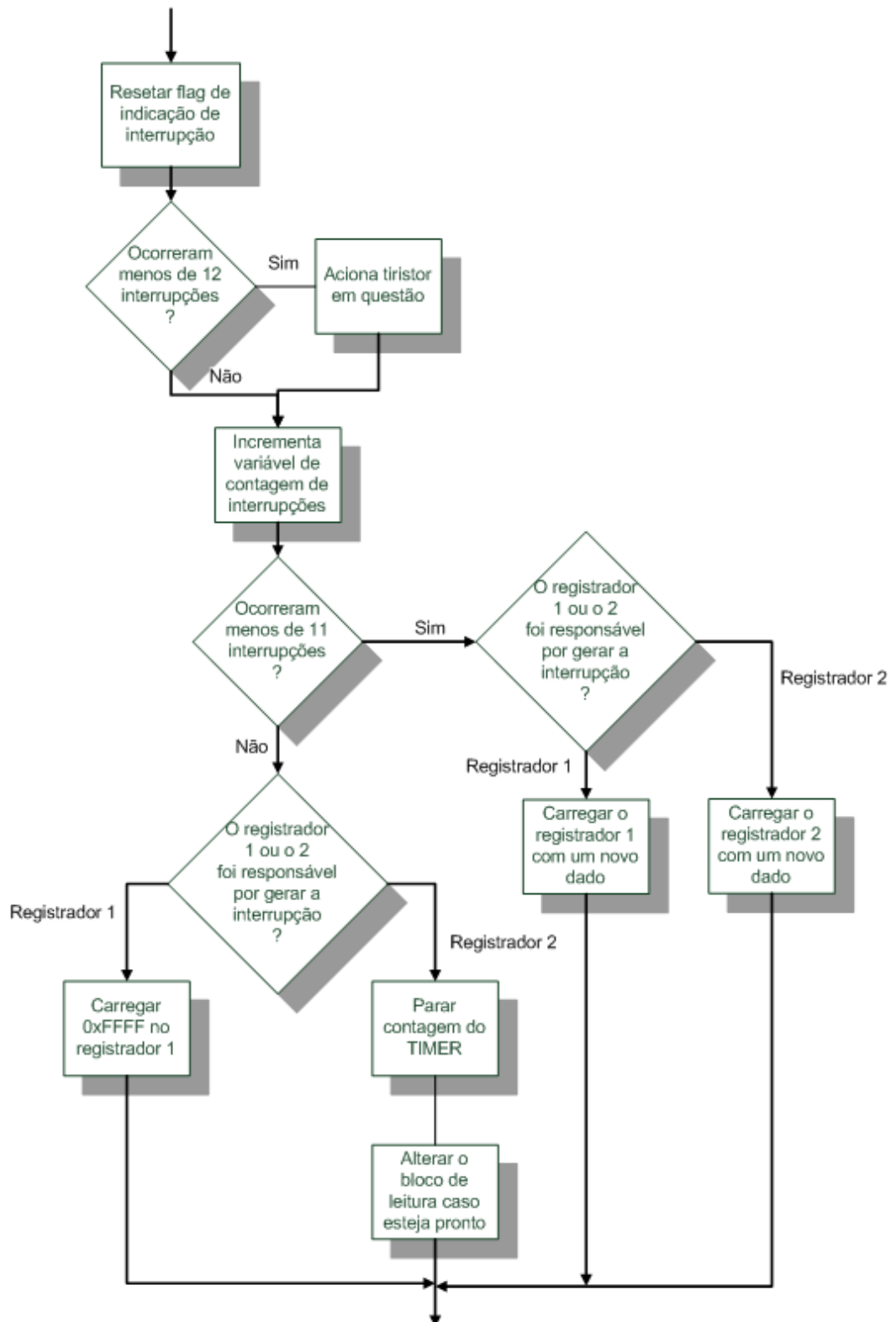


Figura 2-29 - Fluxograma da RTI de *Timer*.

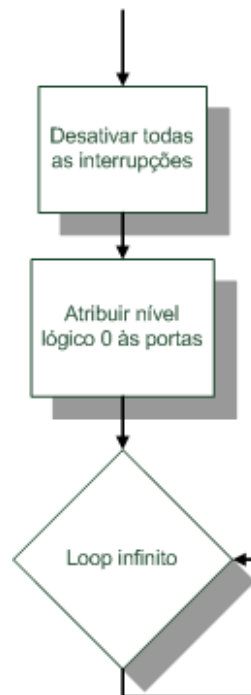


Figura 2-30 - Fluxograma da RTI de falha na alimentação

Protocolo para comunicação serial

Para se utilizar o SAT através de comunicação serial, definiu-se algumas regras para viabilizar a transferência de dados. Este protocolo tem o objetivo de tornar a comunicação serial possível para o sistema, mas de forma que não seja uma tarefa de grande prioridade. Isto é explicado pelo fato do sistema ser dedicado à geração de pulsos de acionamento de tiristores e não à comunicação com outros elementos. Permitir que o sistema responda instantaneamente a dados enviados serialmente (utilização de interrupções) pode significar atraso na geração de um pulso de disparo, o que não é interessante para o sistema.

As características da comunicação SPI deste sistema estão descritas a seguir:

- **Modo de funcionamento:** Escravo;
- **Número de bits de dados:** 8;
- **Fase do sinal de clock:** Transição de nível lógico 1 para nível lógico 0.

O sistema funciona com *handshake*. Sempre que um comando é recebido o SAT, assim que o interpreta, envia uma palavra de confirmação. Uma representação gráfica deste processo está indicado na Figura 2-31.

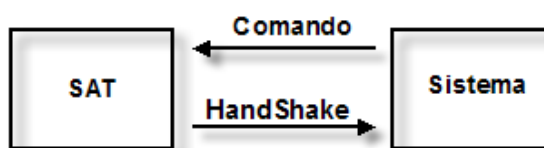


Figura 2-31 - Seqüência que deve ser seguida para comunicação serial.

Para a realização da comunicação serial estabelecem-se as seguintes diretrizes:

- Deve-se requisitar a verificação de endereço através de um comando e aguardar no mínimo 20ms;
- Se o comando de requisição de endereço não for enviado inicialmente o sistema não responde a outros dados;
- Após o envio de requisição de endereço deve-se enviar o endereço após 20ms;
- O SAT não responde até que a seqüência de envio de requisição e endereço tenha sido completada;
- Se o endereço não for reconhecido o sistema não responde;
- Caso o endereço seja reconhecido, o SAT envia um código indicando que está aguardando o comando;
- Se um comando não reconhecido for enviado um código de erro é enviado;
- Se o comando for reconhecido envia-se um código de confirmação.

Este tipo de comunicação via *handshake* que faz uso de tantas requisições de eventos, torna a comunicação mais lenta, porém isto se faz necessário uma vez que a porta responsável pela seleção do CI para comunicação serial não é utilizada. Esta limitação está ligada à necessidade de um grande número de portas para implementar-se outras funções, sendo necessário sacrificar a porta destinada para a seleção de comunicação serial. Mesmo assim, devido à alta velocidade de comunicação, grandes atrasos não devem ser identificados. Também se permite, com este protocolo que o SAT seja ligado ao mesmo duto de comunicação SPI que outros sistemas. O endereço SAT que deve ser enviado é (7C)h. A relação dos códigos para inicialização da comunicação serial e os comandos estão descritos na Tabela 2-6 e na Tabela 2-7, respectivamente.

Tabela 2-6 - Relação dos códigos para inicialização de comunicação serial e códigos de erro.

Função	Código (hexadecimal)
Requisição de reconhecimento de endereço	33
Indicação de aguardando envio de comando	FE
Indicação de comando não identificado	EE
Indicação de operação realizada	FA

Tabela 2-7 - Relação dos comandos relacionados para utilização com o SAT.

Comandos	Código (hexadecimal)
Iniciar modo SPI	0C
Finalizar modo SPI	0D
Ativar modo de pulsos curtos	1A
Ativar modo de pulsos longos	1B
Ativar modo SCR	1C
Ativar modo TRIAC	1D
Habilitar sistema	1E
Desabilitar sistema	1F

Após se ter produzido a PCB projetada e se ter definido o *software* a ser gerado. Iniciou-se o processo de codificação e testes do *software*. Todos os processos de testes das rotinas foram executados, desde o teste de unidade até o teste do sistema como um todo, até se atingir um funcionamento satisfatório do sistema.

3. Resultados e Discussões

A Figura 3-1 é uma foto do *hardware* desenvolvido neste projeto (SAT). Observa-se nesta foto a placa de circuito impresso projetada com todos seus componentes soldados. Pode-se observar que a PCB projetada possui um tamanho muito reduzido. Esta placa possui um tamanho de aproximadamente 8,5 x 4,0cm. Um sistema deste porte representa uma maior facilidade de manuseio pelo usuário final, assim como facilitação em sua utilização. A barra de pinos, que pode ser observada nesta figura, tende a facilitar a utilização do sistema por alunos nos laboratórios de ensino. Com esta barra de pinos o aluno pode simplesmente encaixar o sistema em um *protoboard* e acessar todas as funcionalidades previstas.



Figura 3-1 - Foto da PCB desenvolvida neste projeto, com a finalidade de formar um sistema para acionar chaves de potência em sistemas trifásicos.

Foram realizados testes para verificar a funcionalidade e exatidão do procedimento de amostragem que faz uso do conversor A/D. Para isto, utilizou-se um potenciômetro e um resistor ligado em série de forma a criar um divisor de tensão. Alterando-se a resistência a partir do potenciômetro, simulou-se uma excursão de 0 a 2,5V a qual foi monitorada por um multímetro. Através da emulação foi possível observar e anotar os valores dispostos no registrador ADC10MEM toda vez que o procedimento de conversão A/D foi executado. Os dados, dispostos na Tabela 3-1, indicam que a amostragem ocorre de forma satisfatória sendo que a margem de erro cometido é totalmente aceitável.

Tabela 3-1 - Análise da exatidão da amostragem do conversor analógico digital do microcontrolador MSP430F1232.

Tensão (V)	C_{AD} (Prático)	C_{AD} (Teórico)	Erro (%)
0,041	13	14	7,14
0,147	58	60	3,33
0,202	82	82	0,00
0,310	122	126	3,17
0,411	166	168	1,19
0,779	315	318	0,94
0,973	389	398	2,26
1,346	544	550	1,09
1,725	696	705	1,28
2,007	809	821	1,46
2,350	950	961	1,14
2,489	1007	1018	1,08
2,530	1021	1023	0,20

Associando-se a rotina de amostragem da tensão referente ao ângulo de disparo com a rotina de cálculo das contagens referentes aos tempos de disparos, realizaram-se novos testes. Mais uma vez, para a realização destes testes a ferramenta de emulação foi utilizada. Em um total de oito experimentos, variou-se a tensão de entrada, referente ao ângulo de disparo, e registraram-se alguns dados amostrados e calculados. Em seguida, estes dados foram comparados com valores esperados em teoria. Estes dados estão dispostos na Tabela 3-2.

Tabela 3-2 - Conjunto de dados referentes à amostragem/conversão e cálculos para diferentes tensões de entrada.

Características Avaliadas	Exp1	Exp2	Exp3	Exp4	Exp5	Exp6	Exp7	Exp8
Tensão (V)	0,60	1,00	1,20	1,60	1,98	2,16	2,37	2,50
Valor do Conversor A/D (Prático)	249	419	502	662	819	891	976	1023
Valor do Conversor A/D (Teórico)	246	409	491	655	810	884	970	1023
Erro de Conversão (%)	1,42	2,39	2,23	1,11	1,08	0,81	0,64	0,00
Contagem (Prática)	1460	2457	2944	3883	4804	5226	5725	6001

Contagem (Teórica)	1440	2400	2880	3841	4753	5185	5689	6001
Erro Inicial de Contagem (%)	1,37	2,36	2,21	1,10	1,08	0,79	0,63	0,00

Em uma análise mais completa, registraram-se os números de contagens, calculadas pelo programa, utilizadas gerar os pulsos de disparo (contagens para interrupções do *Timer*). Estas contagens foram comparadas com o número de contagens esperadas em teoria. Os resultados obtidos foram dispostos na forma de um gráfico representado na Figura 3-2, estes testes foram realizados com geração de pulsos curtos.

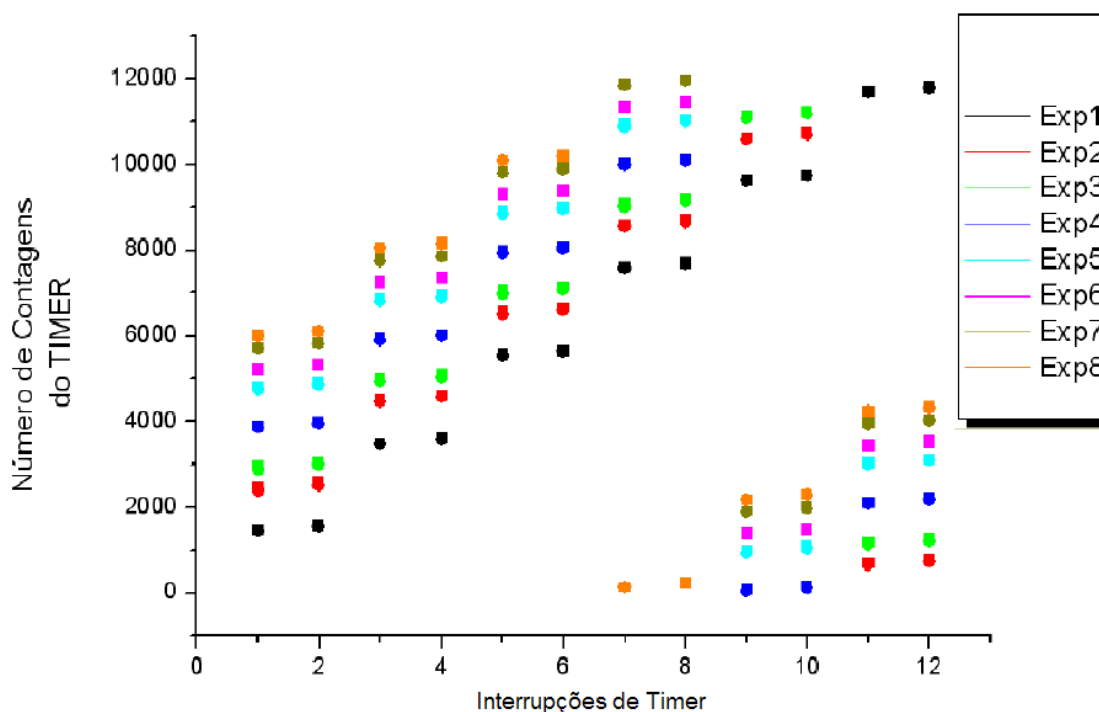


Figura 3-2 - Número de contagens do *Timer* obtido na prática (■) e esperados em teoria (●) para os oito experimentos realizados sob diferentes tensões de entrada.

Neste gráfico observam-se os instantes em que ocorrem alterações no estado das portas responsáveis por gerar os pulsos de disparo. Compõe este processo 12 (doze) bordas uma vez que são gerados 6 (seis) pulsos, dois para cada fase que compõe a rede trifásica. Nos 8 (oito) experimentos realizados variou-se a tensão de referência para que ocorre o deslocamento dos pulsos gerados. Verifica-se que os erros cometidos durante os cálculos obtidos na prática podem ser considerados desprezíveis. Um dado interessante de se observar é o comportamento dos pulsos em relação ao ciclo da senóide da rede. Quando o valor de contagem é maior que a contagem máxima, ou seja, maior que um ciclo da senóide da rede, os pulsos são gerados no início do ciclo. Isto está relacionado ao fato da

geração dos pulsos estar fixada na faixa de 0 a 360°. Fica claro que à medida que se aumenta o ângulo de disparo (aumenta-se a tensão na porta de conversão A/D) os pulsos se deslocando em direção ao final do ciclo da senóide até que o atingem. Neste momento este pulso é transferido para o início do ciclo.

Para que ocorra o funcionamento da lógica empregada no desenvolvimento deste *software*, faz-se necessária a ordenação do número de contagens calculadas. Desta forma, as interrupções de *Timer* utilizadas para geração dos pulsos de disparo podem ocorrer sem perda de sincronismo. Por observação, verificou-se que todos os dados sempre são corretamente ordenados em ordem crescente, tanto para valores simulados na entrada quanto para valores provenientes das rotinas de cálculo a partir de uma tensão amostrada pelo conversor A/D.

O sistema automático de identificação da frequência da rede de referência também foi testado. Através de um circuito estável alterou-se a frequência de oscilação e através de emulação obtiveram-se os valores de contagem máxima obtidos pelo *software*. Estes valores estão dispostos na forma de um gráfico representado na Figura 3-3.

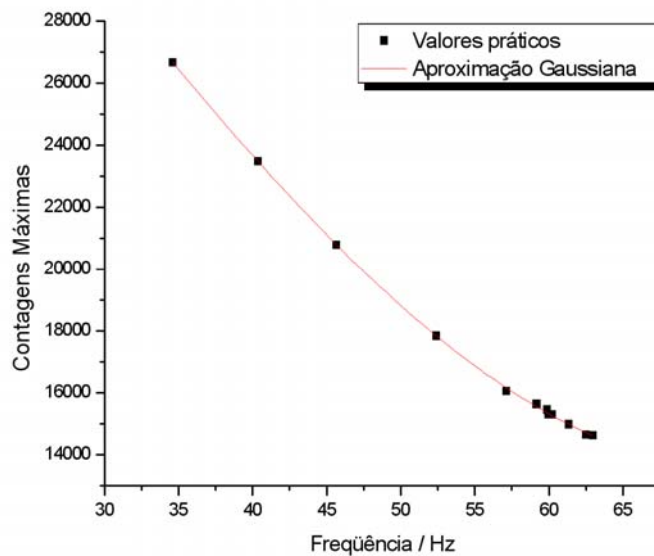


Figura 3-3 - Gráfico de relação entre a frequência de entrada e a contagem máxima calculada pela rotina de identificação automática.

Observa-se por este gráfico que mesmo para uma pequena excursão da frequência de entrada o sistema responde satisfatoriamente. Fica bem indicado pela inclinação negativa da curva que à medida que a frequência aumenta a contagem máxima é menor,

isto porque o ciclo de onda torna-se mais rápido e o número de contagens possíveis de serem executadas é reduzido. Analisando esta situação verifica-se que a limitação deste sistema de medida automática é para frequências quase tão altas quanto a do cristal oscilador utilizado com o microcontrolador e para frequências tão baixas que sejam de um tempo maior que o de contagem máxima do *Timer*, ou seja, dado pela relação:

$$T_{\max} = \frac{MAX_{cont}}{f_{TIMER}} = \frac{65535}{1,8432E6} = 35,555ms \quad (14)$$

onde:

T_{\max} : é o tempo máximo;

MAX_{cont} : é o número de contagens máximo possível de ser executado pelo *Timer*;

f_{TIMER} : É a frequência de contagem do *Timer*, que por configuração via *software* é metade da frequência do oscilador a cristal.

Verifica-se por tanto que a menor frequência possível de ser amostrada pela rotina de identificação automática da frequência é de aproximadamente 28Hz.

Utilizou-se um osciloscópio Tektronix modelo TDS3034B, para monitorar a geração dos pulsos de disparo de tiristores gerados pelo SAT a partir de um senóide de referência real. A utilização deste osciloscópio possibilitou capturar a imagem das formas de onda monitoradas. Na Figura 3-4 está representada a geração de pulsos curtos para SCR para o ciclo positivo de senóides defasas de 120° para uma tensão de referência de 0V, indicando um ângulo de disparo de 0°. Na Figura 3-5 está indicado um exemplo da geração de pulsos longos para SCR para uma tensão de referência de 0,518V (37°).

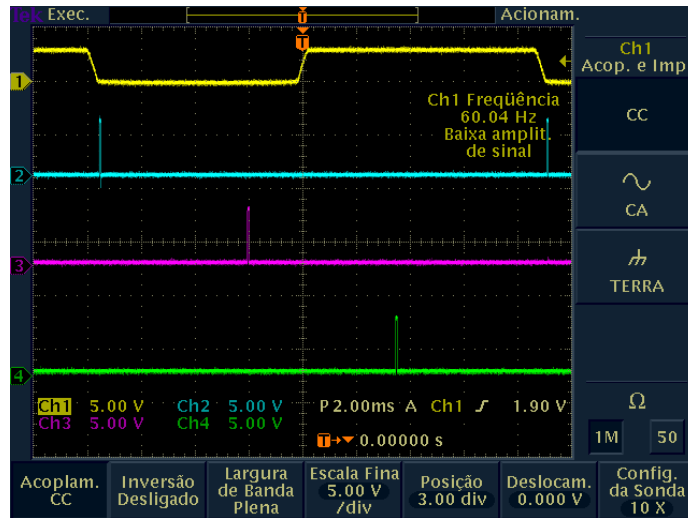


Figura 3-4 - Imagem da tela de um osciloscópio monitorando o funcionamento do SAT com uma tensão de referência de 0V (0°) para geração de pulsos curtos para SCR.

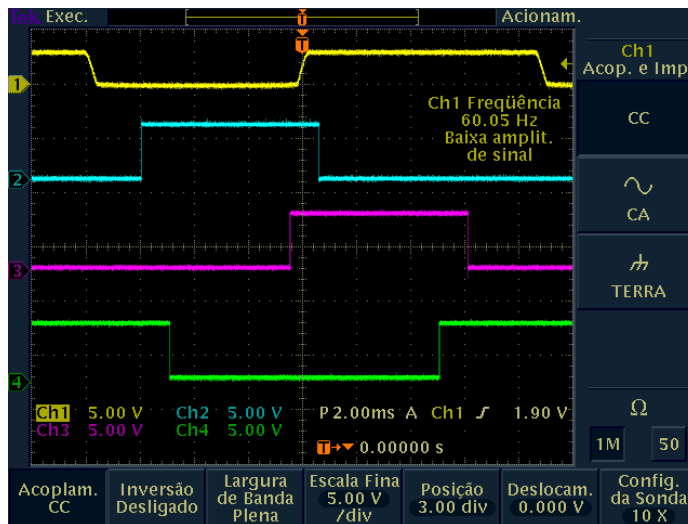


Figura 3-5 - Imagem da tela de um osciloscópio monitorando o funcionamento do SAT com uma tensão de referência de 0,518V para geração de pulsos longos para SCR.

Nas Figura 3-6 e Figura 3-7 estão indicados os pulsos gerados pelo SAT para disparo de TRIACS utilizando pulsos curtos para um ângulo de 141° e pulsos longos para um ângulo de 132°, respectivamente.

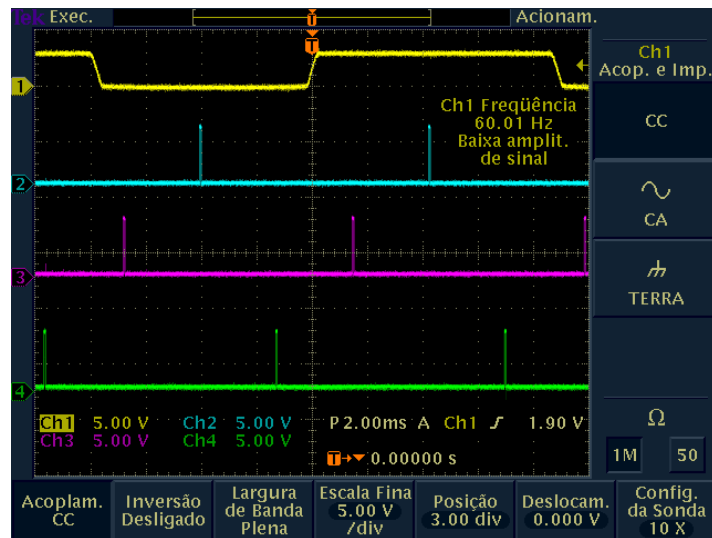


Figura 3-6 - Imagem da tela de um osciloscópio monitorando o funcionamento do SAT com uma tensão de referência de 1,096V para geração de pulsos longos para TRIAC.

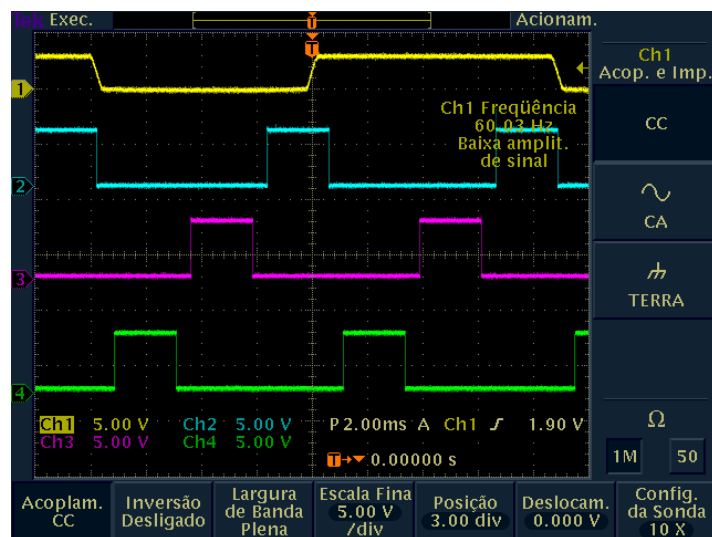


Figura 3-7 - Imagem da tela de um osciloscópio monitorando o funcionamento do SAT com uma tensão de referência de 1,838V para geração de pulsos longos para TRIAC.

O sistema foi testado em bancada em montagens completas em um sistema Trifásico. O sistema foi testado com retificadores de meia onda e retificadores de onda completa. Para realizar estes testes foi desenvolvido um sistema que condiciona os sinais necessários para configuração do SAT e possibilita fácil acesso aos pulsos gerados. Os circuitos montados para esta finalidade são como os utilizados para configurar e possibilitar o funcionamento do SAT representados no ANEXO B- Montagem Exemplo Para um Retificador de Meia Onda. Este sistema é basicamente composto por todos os componentes utilizados no protótipo de auxílio no desenvolvimento e testes, exceto que a sincronização é obtida através da rede AC, por um circuito como o descrito na Figura 3-8.

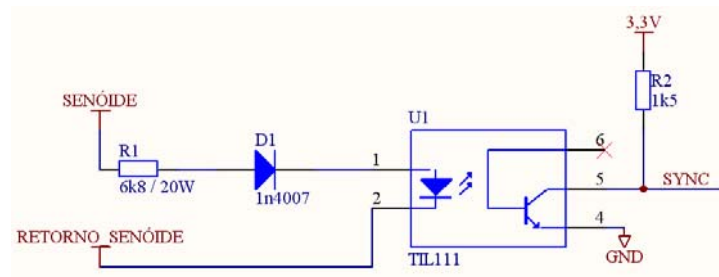


Figura 3-8 - Circuito de condicionamento da senóide de referência

Utilizou-se também para este sistema o modo de seleção de opções via níveis de tensão externos (botões). Para isto cada entrada pertinente foi utilizado um circuito como o descrito na Figura 3-9.

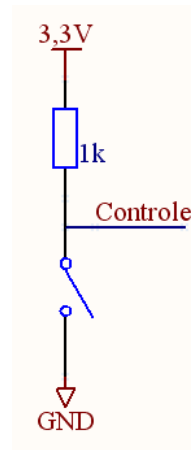


Figura 3-9 - Circuito para determinação das opções do usuário via botões.

Nesta plataforma, também se disponibiliza os sinais provenientes do SAT em conectores que já possuem uma cablagem feita, o que facilita a sua utilização. Uma foto da plataforma de controle desenvolvida para o SAT está indicada na Figura 3-10.



Figura 3-10 - Foto da plataforma de controle do SAT desenvolvida.

Utilizando-se esta plataforma testou-se o funcionamento do SAT em um sistema Trifásico real (amplificadores, transformadores de pulso, SCR e carga resistiva - lâmpada) no laboratório de ensino de Eletrônica de Potência. A Figura 3-11 demonstra o teste realizado com as ligações pertinentes realizadas.

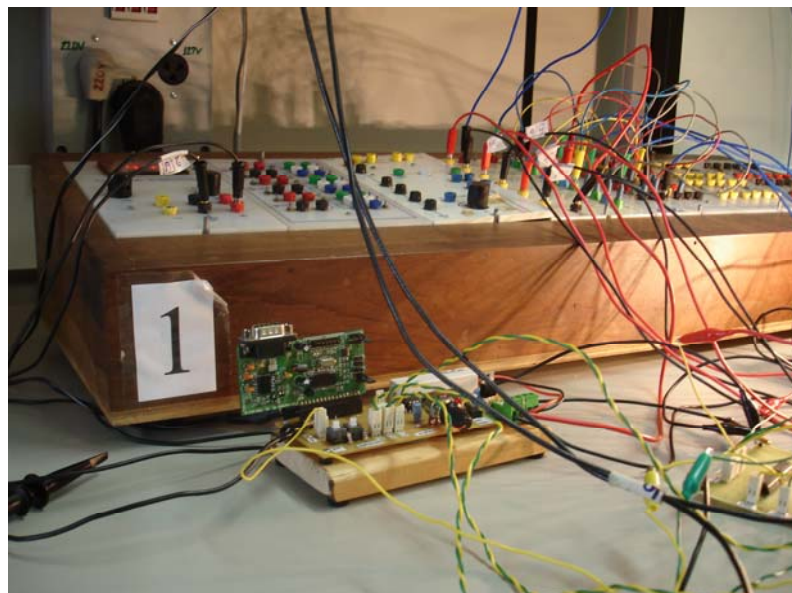


Figura 3-11 – Montagem para teste do SAT em uma aplicação real.

Utilizando um osciloscópio pode-se observar o comportamento da corrente de acordo com a variação da tensão de referência de entrada. Os resultados obtidos para uma montagem como a indicada no Anexo B (retificador de meia onda) estão indicados nas Figura 3-12, Figura 3-13.

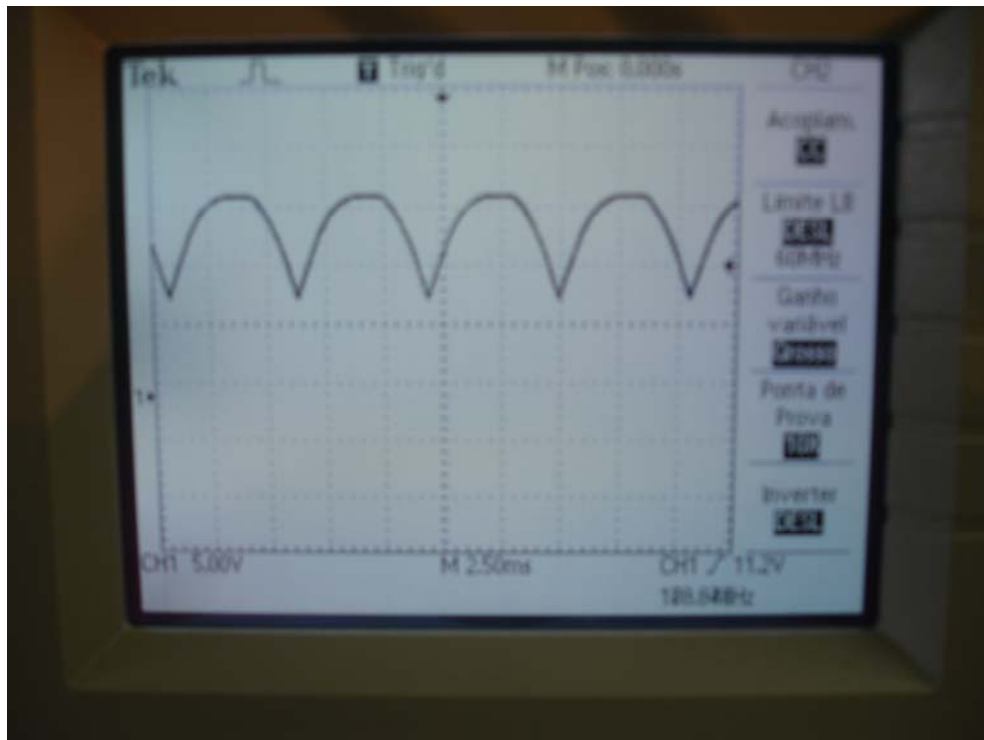


Figura 3-12 – Forma de onda da corrente de um retificador de meia onda com ângulo de controle igual a 0° . Base de tempo de 2,5ms/Div e escala vertical de 5V/Div.

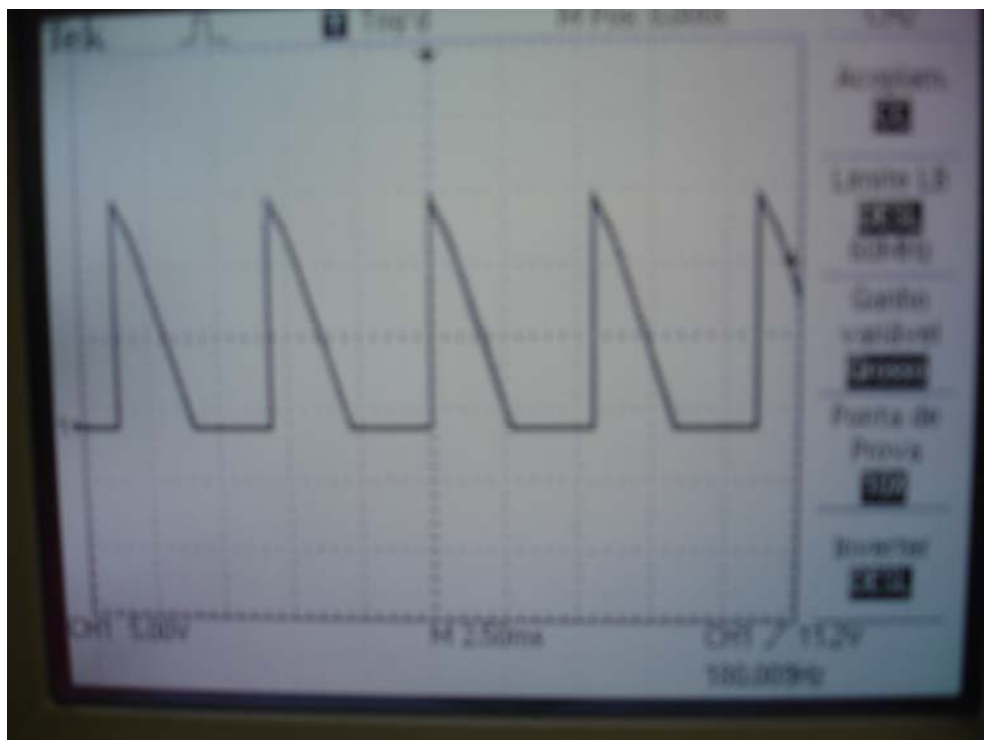


Figura 3-13 - Forma de onda da corrente de um retificador de meia onda com ângulo de controle próximo a 180° . Base de tempo de 2,5ms/Div e escala vertical de 5V/Div.

Realizou-se uma pesquisa de mercado para avaliar a viabilidade econômica do projeto. Na Tabela 3-3 estão relacionados os componentes principais do SAT e o preço total.

Tabela 3-3 - Relação dos preços dos principais componentes que compõem o SAT.

Componente	Preço Unitário (R\$)
MSP430F1232	18,22
Produção da PCB	22,00
TLC555	1,6
TPS3705-33D	4,88
MAX232	2,19
TPS76333	1,75
LM385-2.5	1,69
BC847	0,7
Total	59,73

4. Conclusões

Em uma análise geral do trabalho desenvolvido, pode-se dizer que o objetivo final foi atingido. Utilizando-se apenas um microcontrolador foi possível desenvolver um sistema para acionamento de tiristores para sistemas trifásicos.

A simplicidade do sistema e sua robustez fazem deste uma plataforma confiável que representa maior facilidade de manuseio e redução da área exigida para que seja executada a montagem, diferentemente ao que ocorre com o TCA780. Isto representa uma redução no risco de acidentes durante o processo de utilização e maior rapidez para implementação de projetos completos que envolvem sistemas de potência.

Observa-se que existe uma viabilidade econômica para a produção de um SAT. Para a montagem de um único exemplar o valor total despendido não passa de R\$70,00. Este valor pode se reduzir consideravelmente se o número de sistemas a serem produzidos aumentar.

Apesar do objetivo do trabalho ter sido alcançado, observou-se que a utilização de um microcontrolador com maior número de funcionalidades e com possibilidade de utilização de um cristal de maior frequência pode contribuir para o melhoramento da plataforma desenvolvida. Um microcontrolador com maior número de registradores para interrupção de *Timer*, pode melhorar e simplificar o funcionamento do sistema pois desta forma se reduz ou se anula a necessidade de um controle de recarregamento dos registradores de interrupção de *Timer*.

Um microcontrolador com maior número de portas também pode trazer benefícios ao funcionamento da plataforma desenvolvida. Neste caso, um aumento das opções de portas para a utilização pode tornar o oscilador externo de alta frequência desnecessária uma vez que o próprio microcontrolador pode exercer esta função.

Para a possibilidade de se controlar a plataforma remotamente, para a utilização de um microcontrolador com diferentes *USARTs* adicionam-se possibilidades de diferentes padrões de comunicação que podem ser exercidos ao mesmo tempo, desde que a lógica de resposta aos comandos seja corretamente projetada.

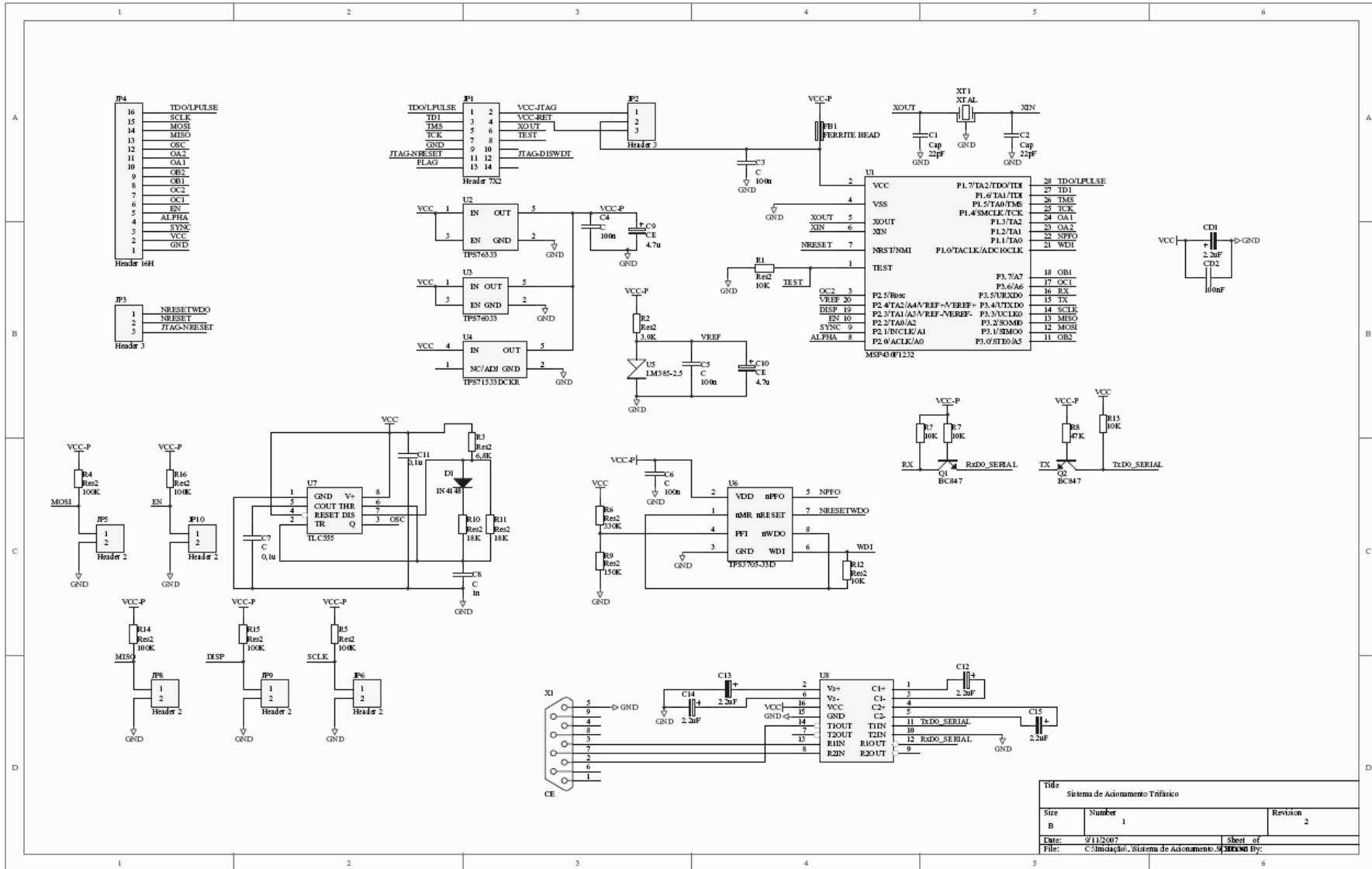
Para futuras versões deste sistema, sugere-se também que a sincronização da rede ocorra sempre que ocorrer a detecção de zero (assim como ocorre para os circuitos

integrados TCA780) e não só no início do ciclo da senóide. Para este projeto considera-se que as ondas senoidais são perfeitas, mas em aplicações reais isto nem sempre ocorre devido à existência de harmônicos na rede senoidal. Desta maneira, pode-se ter o ciclo positivo da senóide maior que o negativo ou vice versa. Com a sincronização nas passagens por zero este problema pode ser resolvido possibilitando um melhor funcionamento do SAT.

5. Referências Bibliográficas

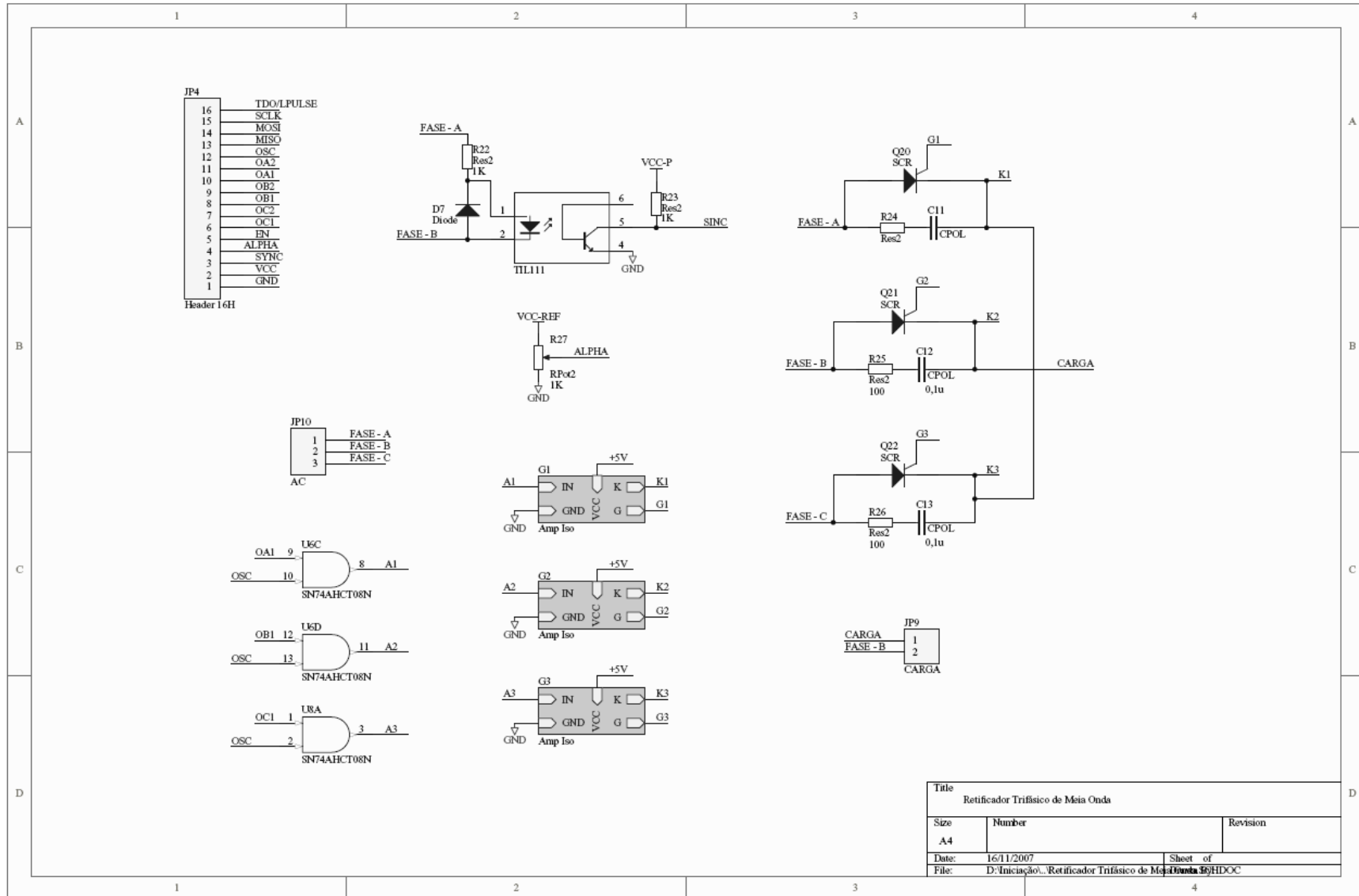
- [1]– Johnson D. E., Hilburn L. J., Johnson J. R., Fundamentos de Análise de Circuitos Elétricos, LTC, Rio de Janeiro – Rio de Janeiro, 2000.
- [2]– S. B. Dewan, A. Straughen, Power Semiconductor Circuits, editora Wiley-Interscience, New York, 1975.
- [3]– Siemens, Application Note Components Group, Integrated Phase Control TCA780 for Power Electronics.
- [4]– Rashid M. H., Eletrônica de Potência Circuitos, Books do Brasil Ltda, São Paulo - São Paulo, 1999.
- [5]– Texas Instruments, MSP430x1xx Family User's Guide, Texas Instruments Incorporated, 2006.
- [6]– Pereira F., Família Microcontroladores MSP430 Teoria e Prática, Érica Ltda, São Paulo – São Paulo, 2005.
- [7]– Pressman, Roger S., Software engineering : a practitioner's approach, McGraw-Hill, New York, 1987.
- [8]– Laplante, Phillip A., Real-time systems design and analysis / Phillip A. Laplante, Hoboken, N.J : Wiley, 2004.
- [9]– H. I. Abou-Faddan, Analysis of Slip-Ring Induction Motors Controlled by Silicon Controlled Rectifiers under unbalanced stator conditions, Electric Power Systems Research, 11 (1986) 139-146.
- [10]– J. S. Read, R. F. Dyer, Power Thyristor Rating Practices, IEEE Power and Energy Magazine, 55 (1967)1288-1301.
- [11]– Nivio Ziviani, Projeto de Algoritmos, editora Pioneira Thomson, Brasil, 1993.

ANEXO A- Esquemático do SAT.

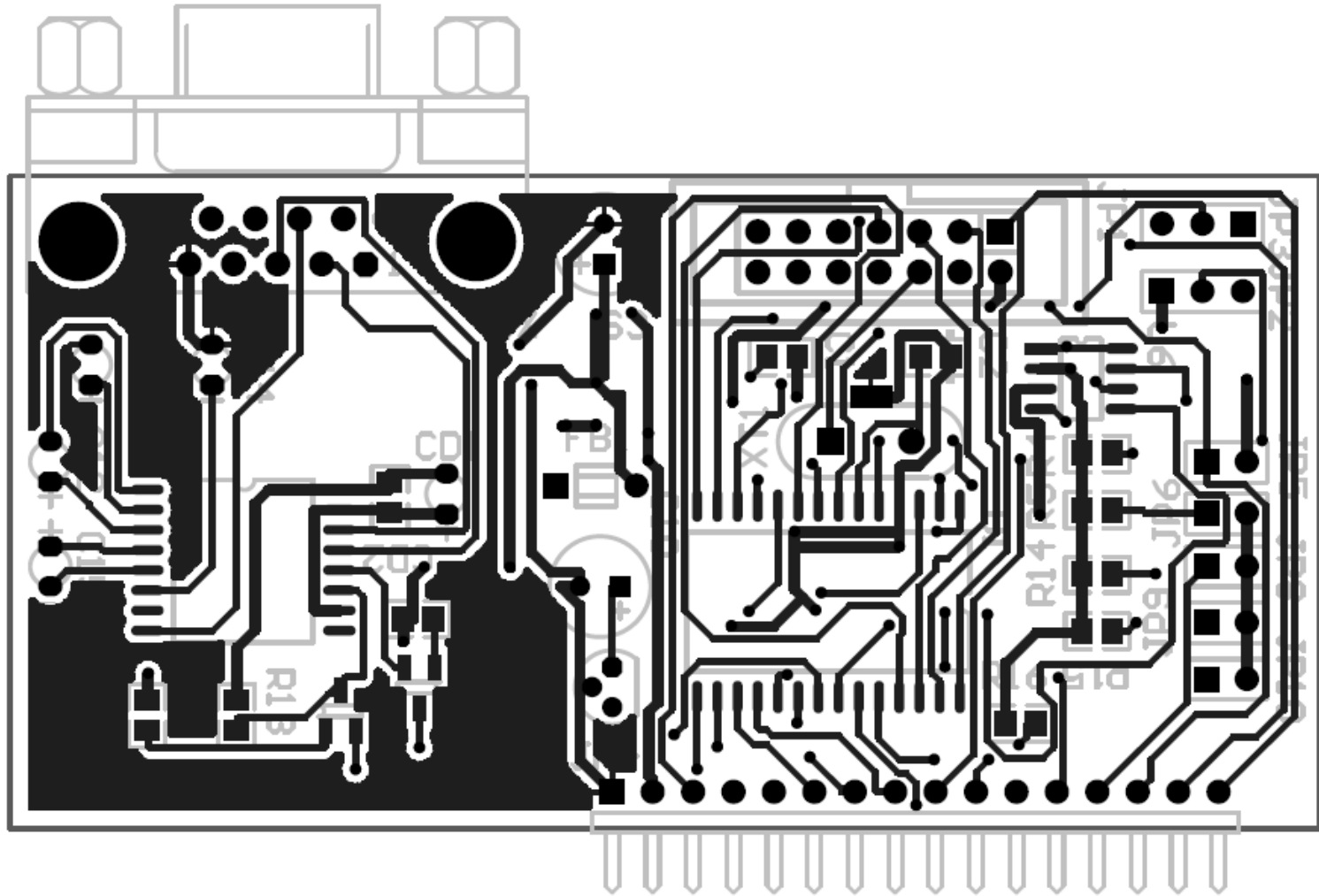


Título		
Sistema de Aionamento Trifásico		
Size	Number	Revision
B	1	2
Date:	9/11/2007	Sheet of
File:	C:\Iniciação_Sistema de Aionamento_SAT	By:

ANEXO B- Montagem Exemplo Para um Retificador de Meia Onda



ANEXO C- PCB Vista Superior



ANEXO D- PCB Vista Inferior

